



(12) CERERE DE BREVET DE INVENȚIE

(21) Nr. cerere: a 2018 00813

(22) Data de depozit: 17/10/2018

(41) Data publicării cererii:  
30/04/2020 BOPI nr. 4/2020

(71) Solicitant:  
• UNIVERSITATEA POLITEHNICA  
BUCUREȘTI, SPLAIUL INDEPENDENȚEI  
NR.313, SECTOR 6, BUCUREȘTI, B, RO

(72) Inventatori:  
• RAVARIU CRISTIAN,  
STR. IZVORUL CRIȘULUI NR. 15, BL. A8,  
SC. F, AP. 83, SECTOR 4, BUCUREȘTI, B,  
RO;  
• SRINIVASULU AVIRENI,  
CAMPUS JECRC UNIVERSITY,  
JAIPUR-303905, RAJASTHAN STATE, IN

(54) TEHNOLOGIE DE PROIECTARE A CIRCUITELOR  
INTEGRATE CU NUMĂR REDUS DE DISPOZITIVE HIBRIDE  
NOI-MOS

(57) Rezumat:

Invenția se referă la un dispozitiv electronic ce integrează în arhitectura unui tranzistor MOS un modul de conducție bazat pe tunelarea prin izolatori, întâlnit la dispozitivele de tip NOI (Nimic pe Izolator), fiind necesar un singur dispozitiv pentru implementarea unor funcții de circuit care în mod tradițional utilizează 4...13 tranzistoare MOS clasice. Dispozitivul electronic, conform invenției, este alcătuit dintr-un film (1) de siliciu n+ plasat pe un strat (2) izolator și acoperit cu un strat (3) superior de SiO<sub>2</sub>, dintr-un contact (4) metallic de drenă plasat direct pe filmul (1) de siliciu n+, precum și dintr-un electrod (5) de poartă și dintr-un electrod (6) sursă, separați de filmul (1) semiconductor printr-un izolator.

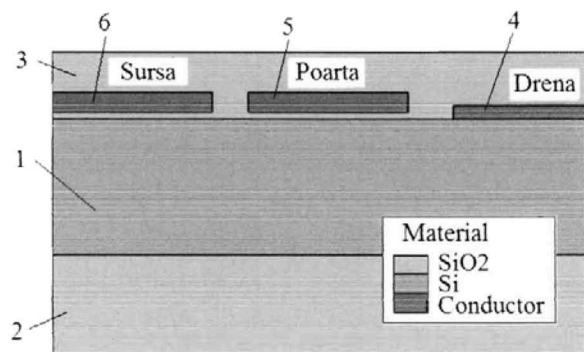


Fig. 1

Revendicări: 6  
Figuri: 7

Cu începere de la data publicării cererii de brevet, cererea asigură, în mod provizoriu, solicitantului, protecția conferită potrivit dispozițiilor art.32 din Legea nr.64/1991, cu excepția cazurilor în care cererea de brevet de invenție a fost respinsă, retrasă sau considerată ca fiind retrasă. Întinderea protecției conferite de cererea de brevet de invenție este determinată de revendicările conținute în cererea publicată în conformitate cu art.23 alin.(1) - (3).



## Tehnologie de proiectare a circuitelor integrate cu număr redus de dispozitive hibride NOI-MOS

Invenția se referă la un dispozitiv electronic cu structura hibridă, ce împrumută cele trei terminale Sursa, Drena, Poarta ale unui tranzistor MOS (Metal-Oxid-Semiconductor) pe Siliciu și în consecință consumă cam aceeași arie, dar beneficiază de mecanismul de conducție prin tunelare în izolatori ultrasubțiri de la tranzistorul NOI (Nothing On Insulator sau Nimic pe Izolator). La dispozitivul hibrid NOI-MOS, oxidul de poartă se extinde ca oxid și la sursă, iar conducția Sursa-Drena are loc prin tunelarea oxidului de sursă, fiind modulată de tensiunea aplicată pe poartă. Această structură hibridă face posibilă implementarea unor funcții de circuit analogic sau digital, prin reducerea numărului de dispozitive de la 4 pentru poartă OR (SAU) la 1 și de la 13 pentru transportorul de curent CCII (Current Conveyor Invertor ori Non-invertor) la 1. Tehnologia de implementare a unor funcții de circuite integrate cu un singur dispozitiv hibrid de tip NOI-MOS conform invenției, se supune recomandărilor de pe plan internațional, de co-integrare MOS alături de alte nanodispozitive, care sunt prevăzute cu certitudine după anul terminus 2021, când tehnologia CMOS atinge ultima sa etapă de scalare – cea de 5nm, poate și de 2.5nm. Limitările tehnologiei CMOS clasice după nodul 5nm provin tocmai din apariția curentilor tunel care nu mai pot fi neglijate. Dar dispozitivul hibrid NOI-MOS face din acest dezavantaj, un mod de lucru util – implementările descrise conform invenției.

În prezent, toate predicțiile arată că îmbunătățiri ulterioare ale circuitelor integrate după atingerea nodului de micșorare a dimensiunilor sub-5nm în tehnologia CMOS din 2021, pot fi implementate numai prin co-integrare MOS cu alte nano-dispozitive, cum este TFET (Tunnel Field Effect Transistor), [1-3]. Unul dintre aceste nano-dispozitive a fost brevetat în 2013 [4] și se bazează tocmai pe fenomenul de care se tem fabricanții de MOSFET-uri: tunelarea izolatoarelor cu grosimi sub 10nm. Este vorba de tranzistorul Nimic pe Izolator cu acronimul acceptat la nivel internațional NOI (Nothing On Insulator) [5], ca replica la tranzistorul SON (Silicon On Nothing) [6].

Cel mai apropiat dispozitiv de tranzistorul NOI, realizat vreodată practic, a fost un nano-tranzistor care tunelează o cavitate cu vid, largă de 10nm, fabricat de un grup de cercetare NASA, [7]. În cadrul acestei clase de tranzistoare tunel, dispozitivul NOI, lansat conceptual în 2005 [8], patentat ca tehnologie de produs în 2013 [4], este adecvat pentru co-integrarea MOS. Dificultatea tehnologică principală pentru NOI constă într-o corodare a cavității cu lățimea de doar 1...4nm în filmul de Si. Acest brevet propune o variantă hibridă NOI-MOS, în care vacuumul de la structura NOI este înlocuită cu orice izolator uzual folosit în CMOS (tehnologia MOS complementară), inclusiv izolatoare high-k, [9]. Tunelarea oricărui izolator ultra-subțire, fie vid sau oxid, rămâne susținută de aceeași teorie Fowler-Nordheim. În plus, prin rotirea structurii NOI cu 90°,

problema lăţimii este transformată în problema grosimii izolatorului, care este acum posibilă din punct de vedere tehnologic: depunerea unui izolator cu grosimea de 1-10 nm pe o placheta de siliciu.

Se mai cunoaşte tranzistorul Siliciu pe Nimic (SON), care a pornit de la tranzistorul MOS în tehnologie Siliciu pe Izolator, dar a eliminat stratul de oxid îngropat, plasând canalul semiconductor pe un spaţiu gol, evitând în acest mod interfeţele cu oxizii, [5]. Oricum, tranzistorul SON se bazează pe conducţie electronică prin canale de inversie, ca şi MOSFET-ul, neavând nimic comun cu modul de funcţionare al dispozitivelor hibride NOI-MOS din această invenţie.

În scopul implementării circuitelor integrate cu număr redus de dispozitive MOS sau compatibile-MOS, pentru minimizarea ariei consumate pe chip se cunosc unele soluţii: (i) folosirea de tranzistoare FinFET în loc de MOSFET pentru realizarea funcţiilor logice din memorii SRAM [10] şi aceasta pentru că de fapt un FinFET include un dublu-MOS, [11]; (ii) cercetarea de scheme noi pentru reducerea numărului de tranzistoare MOS. Astfel, soluţii prin care sumatoare logice pe baza de celule XOR (funcţia "sau exclusiv") utilizată în industria microprocesoarelor, au fost implementate cu doar 7 tranzistoare MOS, a reprezentat un motiv de brevetare, [12]. Brevete de optimizare în tehnologie clasică se găsesc şi pentru transportoare de curent, CCII<sub>±</sub> (Current conveyor), [13]. Semnul ± reprezintă condiţia ca transportorul să fie circuit ne-inversor, sau inversor, cazuri în care se notează separat prin CCII<sub>+</sub> ori CCII<sub>-</sub>.

Problema tehnică pe care o rezolvă prezenta invenţie constă în reducerea numărului de dispozitive şi deci a ariei consumate pe chipul de Si, pentru implementarea unor funcţii digitale şi analogice de bază. Se ştie că aceste celule de bază, prin repetare formează toate funcţiile logice necesare. Se rezolvă astfel problema creşterii densităţii de împachetare pe chip şi după tehnologia limită MOS-5nm.

Avantajele invenţiei pentru aplicaţii industriale sunt:

- propunerea unui tehnologii prin care un dispozitiv electronic denumit dispozitiv hibrid NOI-MOS, conform invenţiei, păstrează arhitectura spaţială a zonelor Sursa, Poarta, Drena ale unui tranzistor MOS, care deci deţine o arie comparabilă cu cea în care va evolua tehnologia MOS, dar care este capabil să furnizeze funcţii de circuit la nivelul unui singur dispozitiv, graţie conductivităţii exponenţiale de tip NOI, conferite de mecanismele de tunelare prin izolatori subţiri, ce vor fi inerent întâlniţi în tehnologiile viitorilor ani.

- utilizarea acestei tehnologii NOI-MOS hibride mai întâi de toate, pentru un dispozitiv de testare-dezvoltare a următoarelor generaţii de tranzistoare MOS, ce vor suferi de curenţi tunel prin poarta şi apoi între sursa şi drena - efecte negative în MOS, dar care sunt convertite în mecanisme active de conducţie în nivelul structurii NOI-MOS.

- reducerea de la 4 tranzistoare MOS la 1 tranzistor hibrid NOI-MOS cu trepte egale de oxid pentru sursa şi poarta, în tehnologia de implementare a unei celule logice de tip OR.

- reducerea de la 13 tranzistoare MOS la 1 tranzistor hibrid NOI-MOS cu trepte in-egale de oxid pentru sursa si poarta, in tehnologia de implementare al unui transportor de curent CCII.
- consum de arie redus pe plachete de Si in cazul tehnologiei NOI-MOS fata de tehnologia MOS;
- acceptarea tehnologiei siliciului pentru implementarea circuitelor cu numar redus de dispozitive de tip NOI-MOS, care este o tehnologie ieftina si bine stapanita.

### Exemplu de realizare

În continuare, este prezentata descrierea figurilor pentru tehnologia de implementare a circuitelor integrate cu numar redus de dispozitive hibride NOI-MOS, conform invenției, în legătură cu fig.1 + fig.7, în care:

Fig. 1 prezintă structura de ansamblu a dispozitivului hibrid NOI-MOS.

Fig. 2 dovedeste prin simulari cresterea exponentiala a curentilor de drena, la scala logaritmica pe verticala, prin NOI-MOS.

Fig. 3 dovedeste prin simulari realizarea functiei logice OR cand se utilizeaza Sursa si Poarta ca Intrari si Drena ca iesire a unei structuri hibride NOI-MOS.

Fig. 4 valideaza prin simulari functionarea interna a unei structuri hibride NOI-MOS polarizate.

Fig. 5 dovedeste prin simulari realizarea unei functii sumatoare intre un curent slab si un curent puternic primit pe cele doua intrari Sursa si Poarta si transmis catre Drena ca iesirea structurii hibride NOI-MOS.

Fig. 6 prezinta un transportor de curent de tip CCII realizat de un singur dispozitiv hibrid NOI-MOS cu trepte inegale de oxizi.

Fig. 7 prezinta simbolurile tranzistorului NOI, ale dispozitivului NOI-MOS hibrid si schema CCH dintr-un dispozitiv NOI-MOS.

Tehnologia dispozitivului hibrid NOI-MOS, conform invenției, așa cum se observă din fig. 1, se bazează pe procedee tehnologice uzuale pe placheta de siliciu. Se porneste de la un film de siliciu n<sup>+</sup> (1), plasat pe un oxid (2), acoperit de un strat superior de SiO<sub>2</sub> (3). Oxidul de jos previne orice scurgere de curent către substrat. Contactul metalic de Drena (4) atinge filmul n<sup>+</sup>, în timp ce electrozii Poarta (5) și Sursa (6) sunt separați printr-un oxid gros de 1...10 nm de filmul semiconductor, fig. 1. Contactele sursei și porții sunt similare ca proprietăți și geometrie, dar sursa este poziționată în partea stângă, în timp ce poarta este la mijloc. În acest fel, curentul sursa-drena depinde exponențial de tensiunea pozitivă aplicată pe sursa când drena este pusă la masă, sub acțiunea legii Fowler-Nordheim aplicată tunelării oxidului de sursa. În plus,

curentul sursa-drena poate fi influențat în mod suplimentar de tensiunea pe poarta. În acest scop, trebuie ca tensiunea pe poarta să varieze în intervale mai mici decât tensiunea sursa-drena. După cum se vede și în fig. 2, dacă  $V_G$  crește peste 2V, atunci curentul colectat de drena provine de la curentii de sursă și de poarta de același ordin de mărime. Pentru ca poarta să-și păstreze doar controlul și să nu participe la conducție, poarta trebuie slab polarizată. Această condiție de lucru la tensiuni cât mai mici pe poarta coincide cu regimul de tunelare slabă evidențiat la tranzistorul NOI [15] și concorda cu tendințele de scădere a tensiunilor de polarizare din întreaga circuitistică, [9-11].

Prima tehnologie de implementare este cea mai simplă – a unei structuri hibride NOI-MOS cu trepte egale de oxid în dreptul sursei și portii, cu o dopare a filmului în jur de  $10^{20} \text{ cm}^{-3}$ , ca și la insulele tranzistorului de tip NOI, cu o încărcare medie a interfeței cu sarcina de  $3 \times 10^{10} \text{ e/cm}^2$ , iar contactele din poli-siliciu de tip n, pentru contacte ohmice de drena. Întreaga tehnologie este la fel valabilă și pentru alt izolator decât oxidul. În demonstrațiile ce urmează păstrăm oxidul ca exemplu.

Pentru a valida această tehnologie, se monitorizează funcționarea structurii NOI-MOS, a caracteristicilor statice și tranzistorii simulate cu software Atlas de la Silvaco. Modelele adoptate sunt: Distribuția Fermi pentru purtători, considerarea îngustării benzii interzise în semiconductorii puternic dopați, modelul CVT Lombardi pentru mobilitățile purtătorilor, rata de recombinare a purtătorilor după modelul Shockley-Read-Hall și activarea modelului Fowler-Nordheim pentru a ține cont de curentii tunel prin oxizii ultra-subțiri.

Simularea imediată este destinată extragerii caracteristicilor statice, în următoarele condiții de polarizare: drena este legată la masă, tensiunea sursei este ridicată de la 0V la + 6V, pentru diferite tensiuni ale porții, fig. 2. Având aceeași grosime a oxidului de poarta cu a oxidului de sursă și egală cu 2nm, ca în cazul experimental [14], fie ca se extrage curentul simulat din curbele  $I_D-V_G$  la  $V_S=0$ , fie din  $I_D-V_S$  la  $V_G=0$ , rezultatele aproape coincid cu punctele experimentale  $I_G \approx I_D$  în funcție de  $V_{GS}$  la un tranzistor MOS care suferă strângeră tunel a portii, [14], fig. 2. Suprapunerea experiment-simulari în aceleși condiții de polarizare confirmă funcționalitatea dispozitivului în tehnologia hibridă NOI-MOS, adică un curent exponențial reprezentat la scala semi-logaritmică, fig. 2. Curbele plasate superior în fig. 2 sunt extrase pentru sursă și poarta separate de 2nm oxid. Dacă grosimea oxidului este mărită spre 10nm la orice electrod, acest electrod oferă un curent mult mai scăzut, sub-1aA până la 5V, fig. 2, curba dreaptă jos.

Din simularile Atlas obținute în fig. 2 și fig. 4 se confirmă influența curentului către drena, atât de tensiunea sursa-drena, cât și de tensiunea aplicată pe poarta. Dispozitivul NOI-MOS descris în această tehnologie poate apărea ca o structură de test al fenomenelor tunel aparute în următoarele generații de MOSFET-uri sub-14 nm. Mai mult decât atât, dispozitivul NOI-MOS funcționează și ca două diode exponențiale separate: o dioda Sursa-Drena și o dioda Poarta-Drena. Polarizând câte unul din electrozii de intrare (de exemplu  $V_S = 0V \dots 6V$  la  $V_G=0V$ ) se generează în drena funcția exponențială a unei diode (în exemplu dioda Sursa-Drena).

Un model de implementare a unei funcții logice de tip OR cu ajutorul tehnologiei NOI-MOS în loc de tehnologia CMOS este prezentat în continuare. Caracteristicile  $I_D-V_S$  la  $V_G = 1V$  din fig. 2 indică două stări ferme logice, ce pot fi atribuite curentului de ieșire prin drena: starea OFF caracterizată prin  $V_S \in (0, 1) V$  cu



$I_D \in (1\text{aA}, 1\text{fA})$  și starea ON caracterizată prin  $V_S \in (4, 5) \text{ V}$  cu  $I_D \in (1\mu\text{A}, 10\text{mA})$ . Dacă bornele de intrare sunt Sursa (6) și Poarta (5), iar terminalul de ieșire ca Drena (4), dispozitivul NOI-MOS poate genera direct funcția logică OR la ieșire. Dacă orice intrare este polarizată la  $+4 \dots +5 \text{ V}$  ca "1-Logic", echivalent cu intrările în starea ON de curent, atunci curentul de Drena la ieșire capătă valoarea unui curent ON. Dacă sursa și poarta sunt polarizate la  $0 \dots 1 \text{ V}$ , corespunzător intrărilor pe "0-logic", prin însumarea către Drena a unor curenți slabi, de tip OFF sub- $10^{-16} \text{ A}$ , atunci și ieșirea va fi parcursă de un curent OFF, adică Drena e pusă la "0-Logic", fig. 3. Principiul logic OR este îndeplinit de un singur dispozitiv NOI-MOS, în loc de 4 MOSFET-uri, după cum se verifică și prin simulări în analiza tranzistorie din fig. 3 și tabela de adevăr.

Figura 4 prezintă funcționalitatea unei structuri hibride NOI-MOS cu două grosimi diferite de oxid sub sursa și sub poarta, care va fi utilizată în tehnologia de implementare următoare, a unui transportor de curent CCII. Această variantă NOI-MOS din fig. 4 detine un oxid de poarta de  $1 \dots 3 \text{ nm}$  și un oxid de sursa de  $9 \dots 11 \text{ nm}$ , în timp ce grosimea filmului este redusă de la  $40 \text{ nm}$  spre  $10 \text{ nm}$ , iar ceilalți parametri sunt conservați ca la structura NOI-MOS din figura 1. Respingerea electronilor sub electrodul de poartă este evidențiată de vectorii densității maxime de curent de electroni,  $J_e$ , în fig. 4, care se aglomerează spre mijlocul filmului. Vectorii  $J_{e,\text{max}} = 3.44 \text{ A/cm}^2$  sunt împinși de la suprafața filmului unde coordonata este  $y=0 \text{ nm}$  către  $y=5 \dots 7 \text{ nm}$  spre profunzimea filmului, fig. 4. Efectul resimțit este diminuarea curentului între sursa-drena, când pe poarta se aplică o tensiune pozitivă, însă suficient de mică, sub  $1 \text{ V}$ , pentru a nu amorșa curentul tunel de poarta. Această variantă tehnologică de NOI-MOS oferă sensibilitatea maximă a curentului sursa-drena, la stimulii aplicați pe poarta.

Structura NOI-MOS din fig. 4 reprezintă o soluție de implementare a unui transmițător biomimetic, în general. Stările ON-OFF sunt întâlnite în caracteristicile statice  $I_D-V_S$ , dar cu ponderi diferite datorită efectelor tunel diferite prin oxidul de poarta de  $1 \dots 3 \text{ nm}$  și prin oxidul de sursa de  $9 \dots 11 \text{ nm}$ . Se vor stabili două niveluri de tensiuni de comandă pe intrările Sursa și Poarta: nivelul ON de ordinul  $4 \dots 5 \text{ V}$  care declanșează curenți de poarta de ordinul microamperi și de sursa de ordinul atto-amperi, și nivelul OFF de ordinul  $0 \dots 1 \text{ V}$ , care declanșează curenți de poarta de ordinul pico-amperi și de sursa de ordinul sub-atto-amperi. Atunci, la același nivel de tensiune fie ON, fie OFF pentru poarta, curentul injectat de sursa este mult mai mic decât curentul injectat de poartă, conform fig. 2, pentru oxizii de  $2 \text{ nm}$  și de  $10 \text{ nm}$ . Deci, semnalul de poartă este destul de puternic și poate fi privit ca semnalul dominant, în timp ce semnalul sursei este mult mai slab chiar și în starea ON a porții, având caracter recesiv. Dispozitivul hibrid NOI-MOS cu trepte inegale de oxid oferă următoarele stări logice ale curentului de ieșire: o stare ON care corespunde unor curenți de conducție mari, între  $1 \dots 100 \mu\text{A}$ , acționați de tensiuni de tip ON de ordinul  $+4 \dots +5 \text{ V}$  și o stare OFF care corespunde unor curenți reziduali mici, între  $1 \text{ pA} \dots 1.0001 \text{ pA}$ , acționați de tensiuni de tip OFF de ordinul  $0 \dots 1 \text{ V}$ . Prezenta soluție de implementare cu un singur dispozitiv NOI-MOS cu oxizi inegali asigură realizarea unei funcții logice cu caracter biomimetic. Și anume, pe intrarea Poarta se primesc semnalele puternice (sau caracterele *dominante* în lumea vie), iar pe intrarea Sursa se primesc semnalele slabe (sau caracterele *recesive* în lumea vie). La ieșirea dispozitivului NOI-MOS hibrid cu trepte inegale de oxid se propaga doar semnalele tari sau genele cu caracter dominant, în timp ce semnalele sau genele recesive nu se vad la ieșire. Semnalele/genele recesive se propaga și ele la ieșire, dar nu se manifestă (exact ca și în lumea vie), întrucât ele apar însumate la



curentul de iesire tocmai pe la a 4-a ... a 10-a zecimala. Această funcție de circuit care copiază la ieșire numai caracterele dominante și ignora caracterele recesive de pe alte canale de intrare, o denumim conform invenției circuit biomimetic transportor de semnale Dominante / Recesive. Funcționarea acestui circuit este validată prin simularea din fig. 5. Tabela de adevăr arată că numai semnalul dominant se propagă la ieșire.

O soluție de implementare tehnologică a transportorului de curent CCII (+) utilizat în blocurile analogice, prin tehnologia de mai sus, adică printr-un circuit biomimetic transportor de semnale Dominante / Recesive, este prezentată ca o imediată aplicație industrială utilă, fig. 6. Curentul de ieșire  $i_{out}$  este extras din terminalul Drena, în timp ce intrarea In1 este Poarta (G), iar intrarea In2 este Sursa (S). Pe fiecare din bornele de intrare In1 sau In2 se aplică tensiuni independente V1 și V2. Pentru orice tensiuni de intrare egale,  $V1=V2$ , curentul  $i_2$  prin Sursa este mult mai mic – fiind semnal recesiv, decât curentul  $i_1$  injectat de Poarta – care este semnal dominant, iar ecuația transportorului de curent CCII:  $i_{out}=i_1$  este îndeplinită.

Implementarea clasică CCII necesită minimum 13 MOSFET-uri plus traseele metalice pentru interconexiuni. Figura 7 propune două simboluri separate pentru dispozitivul NOI și dispozitivul NOI-MOS. Schema de implementare a CCII în tehnologia NOI-MOS hibridă, cu un singur dispozitiv este prezentată în fig. 7, dreapta.

Invenția descrisă mai sus face parte din domeniul tehnic al electronicii, respectiv al circuitelor integrate realizate prin co-integrarea tranzistoarelor MOS împreună cu nano-dispozitive. Tehnologia de integrare a unei funcții de circuit la nivel de dispozitiv hibrid NOI-MOS prezintă un potențial major de a fi implementat ca produs industrial, având în vedere, interesul general al firmelor de proiectare de circuite integrate de a crește densitatea de funcții integrate pe chipul semiconductor, în situația clară când ne confruntăm cu limitarea scalării tehnologiei CMOS sub-5nm.

Potențialul aplicabilității acestei tehnologii de integrare a unei funcții de circuit la nivelul unui singur dispozitiv NOI-MOS, vizează în primul rând segmente industriale specifice, precum: (i) industria semiconductorilor; (ii) industria circuitelor integrate la scala foarte largă ULSI; (iii) micro-nano-electronica, (iv) industria produselor biomimetice.

Însa tehnologia descrisă mai sus poate deservi și produse industriale colaterale din domeniile: (i) industriei medicale; (ii) industriei sistemelor de calcul și calculatoarelor; (iii) industriei aparatelor de măsură și control; (iv) industria vehiculelor și transportului.

**Referinte:**

1. Brevet USA, R. Huang, Q. Huang, C. Wu, J. Wang, Z. Zhan, Y. Wang. A junction-modulated tunneling field effect transistor and a fabrication method thereof, US 2016 /0079400 A1, Mar. 17, 2016.
2. Brevet USA, P. Zheng, E.H.Toth. Tunneling Field Effect Transistor, US 2018 /0158817 A1, Jun. 7, 2018.
3. Brevet USA, R. Huang, Q. Huang, C. Wu, J. Wang, Y. Wang. Tunneling Field Effect Transistor having a three-side source and fabrication method thereof, US 9 490 363 B2, Nov. 8, 2016.
4. Brevet Romania, C. Ravariu. Tranzistor cu efect de câmp de tip cavitate pe izolator și procedeul de realizare al acestuia, BOPI/2013, OSIM RO126811-B1, Aug. 2013.
5. C. Ravariu, Compact NOI Nano-Device Simulation, *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 22, no. 8, pp. 1841 - 1844, Aug 2014.
6. Brevet USA, Yang Choi, Dong Jang – SILICON-ON-NOTHING METAL-OXIDE-SEMICONDUCTOR FIELD-EFFECT-TRANSISTOR And Method For Manufacturing The Same, US 2006/0208342 A1, Mar. 17, 2005.
7. Brevet USA, HAN JIN-WOO, MEYYAPPAN MEYYA, Nanostructure-based vacuum channel transistor, US9147755 (B1), Sept. 29, 2015
8. C. Ravariu, A NOI – nanotransistor, Best paper award, in *Proc. IEEE Int. Conf. of Semiconductors*, Sinaia, Romania, 2005, pp. 65-68.
9. Brevet USA, US8367506B2, C.Y. Ahn, L. Forbes. High-k dielectrics with gold nano-particles, US 2013 / 8367506 B2, Feb. 5, 2013.
10. Brevet USA, Basker Veeraraghavan S, G. Dechao, L. Zuoguang, Y. Tenko, Y. Chun-Chen, Low-Drive Current FinFET Structure For Improving Circuit Density Of Ratioed Logic In SRAM Devices, US2016181256 (A1) — Jun. 23, 2016.
11. Brevet USA, L. Yong, Fin-FET Devices And Fabrication Methods Thereof, US2018108573 (A1), Apr. 19, 2018.
12. Brevet China, Ding Yanyu; Huang Qingqing; Lu Chong; Wang Deming, Full adder circuit based on 7-transistor XOR-XNOR unit, CN203119871 (U), Aug. 07, 2013.
13. Brevet China, Miller Matthew Richard; McCain Terrie, Current conveyor circuit and method, CN105340185 (A), Feb. 17, 2016.
14. R. Basak, B. Maiti, A. Mallik, Analytical model of gate leakage current through bilayer oxide stack in advanced MOSFET, *Superlattices and Microstructures*, vol. 80, no. 1, pp. 20–31, 2015.
15. C. Ravariu, Gate Swing Improving for the Nothing On Insulator Transistor in Weak Tunneling, *IEEE Transactions on Nanotechnology*, Vol. 16, no. 6, pp. 1115 – 1121, 2017.



## REVENDICĂRI

1. Tehnologie materializata printr-o arhitectura a dispozitivului hibrid NOI-MOS, caracterizata prin aceea ca se realizeaza cu un film de siliciu n+ (1), pe un strat de izolator suport (2), acoperit de un strat superior de izolator (3), cu contact metalic de Drena (4) plasat direct pe filmul n +, în timp ce electrozii Poarta (5) și Sursa (6) sunt separati de semiconductor printr-un izolator precum oxidul de siliciu, cu scopul de a reduce numarul de dispozitive in circuitele integrate.
2. Tehnologia dispozitivului hibrid NOI-MOS conform revendicării 1, caracterizata prin aceea că izolatorii care separa Poarta si Sursa de semiconductor pot avea grosimi variabile între 0 nm si 100 nm.
3. Tehnologia dispozitivului hibrid NOI-MOS conform revendicării 1, caracterizata prin aceea că izolatorii care separa Poarta si Sursa de semiconductor pot fi fabricați din orice materiale izolatoare folosite industrial.
4. Tehnologia dispozitivului hibrid NOI-MOS conform revendicării 1, caracterizata prin aceea că structura NOI-MOS este folosita ca dispozitiv generator al functiei exponentiale între electrozii de pe izolator si drena.
5. Tehnologia dispozitivului hibrid NOI-MOS conform revendicării 1, caracterizata prin aceea că este folosita pentru a implementa funcția logică OR prin tehnologia NOI-MOS.
6. Tehnologia dispozitivului hibrid NOI-MOS conform revendicării 1, caracterizata prin aceea că structura NOI-MOS cu grosimi inegale de izolatori genereaza o functie de circuit biomimetic transportor de semnale Dominante / Recesive, aplicata la realizarea unui transportor de curent CCII cu un singur dispozitiv NOI-MOS.



## FIGURILE

Fig. 1. Structura dispozitivului electronic hibrid de tip NOI-MOS.

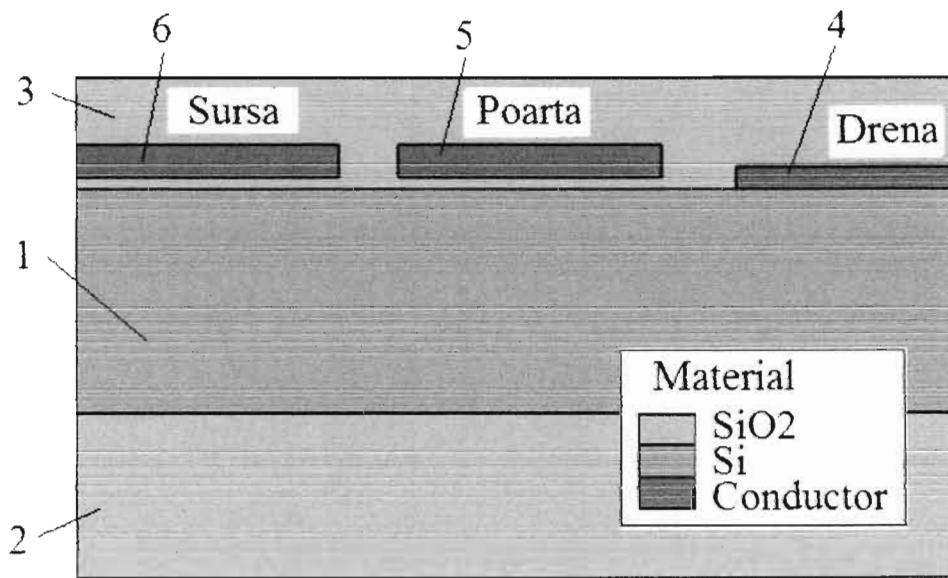
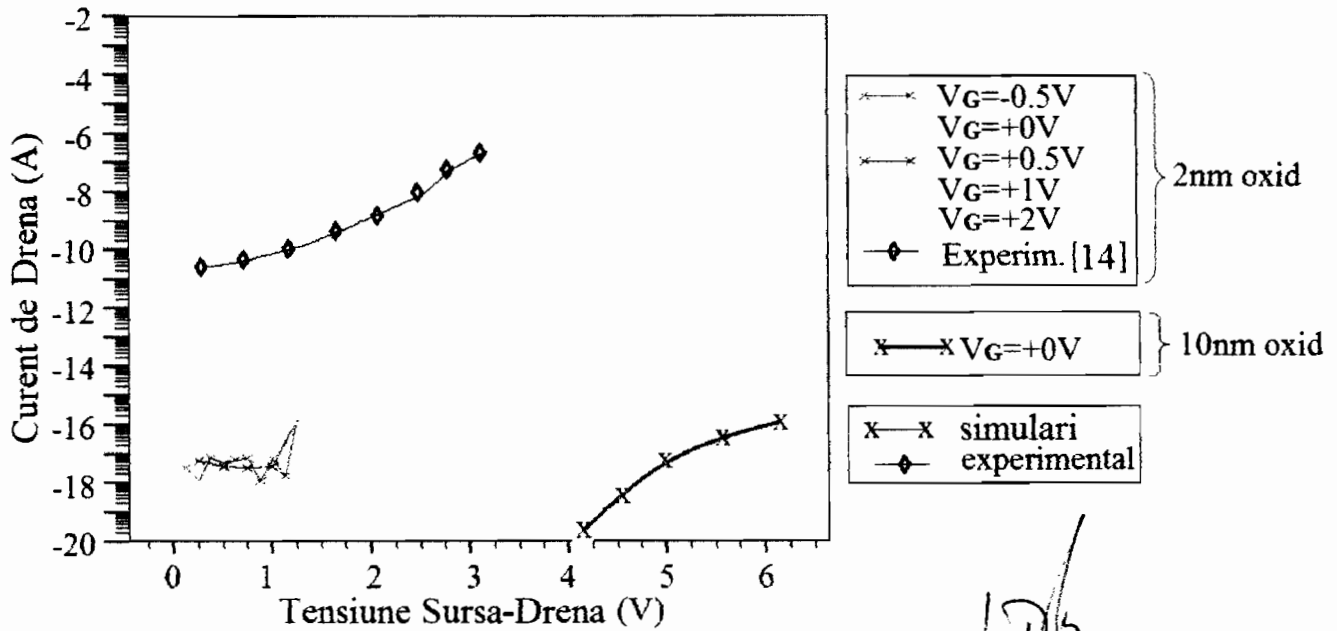


Fig. 2. Dovedirea prin simulari in Atlas/Silvaco a curentilor de drena (la scala logaritmica pe verticala) prin NOI-MOS la diverse tensiuni  $V_G$  aplicate pe poarta, alaturi de puncte experimentale I-V culese din referinte stiintifice pentru curentul tunel prin oxidul de poarta al unui MOSFET, [14].



17/10/18

Fig. 3. Dovada prin simulari Atlas/Silvaco a implementarii unei functii logice de circuit de tip OR cand se utilizeaza Sursa si Poarta ca Intrari si Drena ca iesire a unei structuri hibride NOI-MOS si verificarea tabelii de adevar.

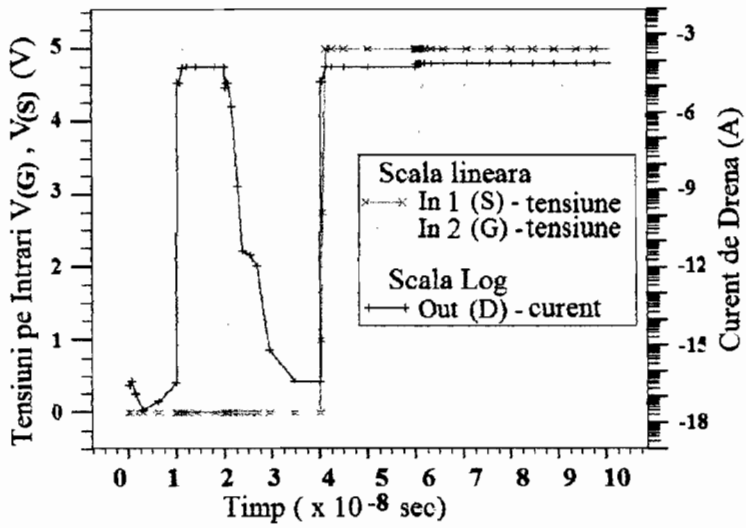


Tabela de adevar pt NOI-MOS

In 1 (S)	In 2 (G)	Out (D)
OFF	OFF	OFF
OFF	ON	ON
ON	OFF	ON
ON	ON	ON

*17/10/2018*

Fig. 4. Validarea prin simulare a functionarii unei structuri hibride NOI-MOS polarizate, cu oxidul de poarta mai mic decat oxidul de sursa. In acest caz poarta are putere sa moduleze curentul sursa-drena, prin impingerea vectorilor de curent maxim de la suprafata Siliciului catre zona profunda din filmul de Siliciu.

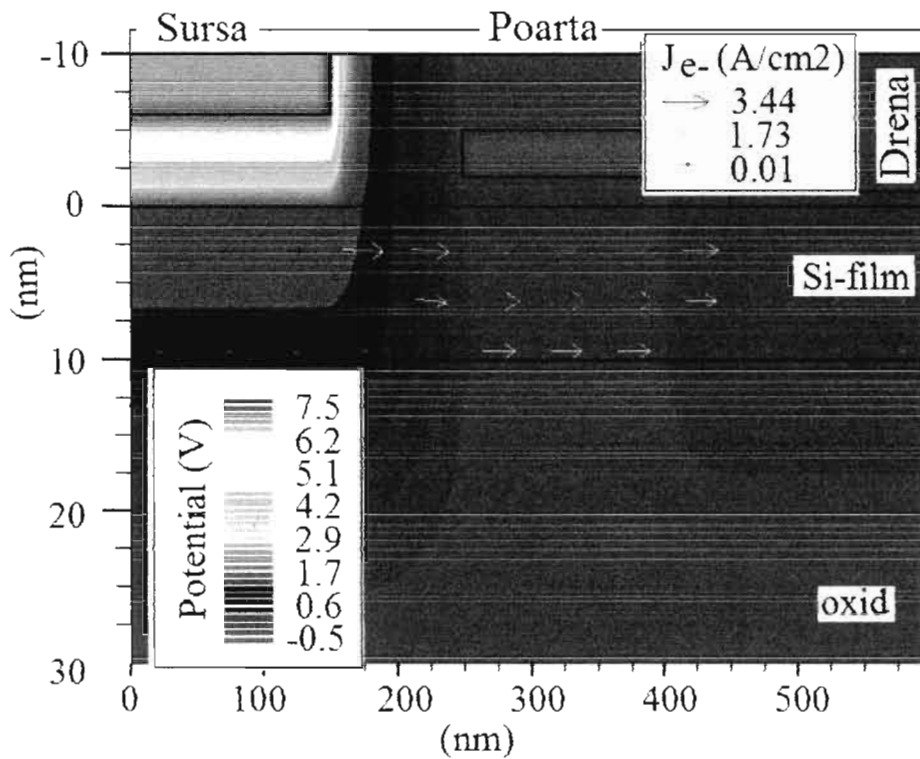


Fig. 5. Dovada prin simulari Atlas/Silvaco a implementarii unei functii sumatoare dintre un current slab sau recesiv si un current puternic sau dominant primit pe cele doua intrari Sursa si Poarta si transmis pe Drena ca iesire a unei structuri hibride NOI-MOS cu oxizi inegali; prin verificarea tabelii de adevar se constata ca la iesire se genereaza aceeaasi functie de sumare a unui semnal recesiv slab cu un semnal dominant puternic din biosistemele vii, in care caracterele recesive sunt inhibate la iesire si nu se manifesta.

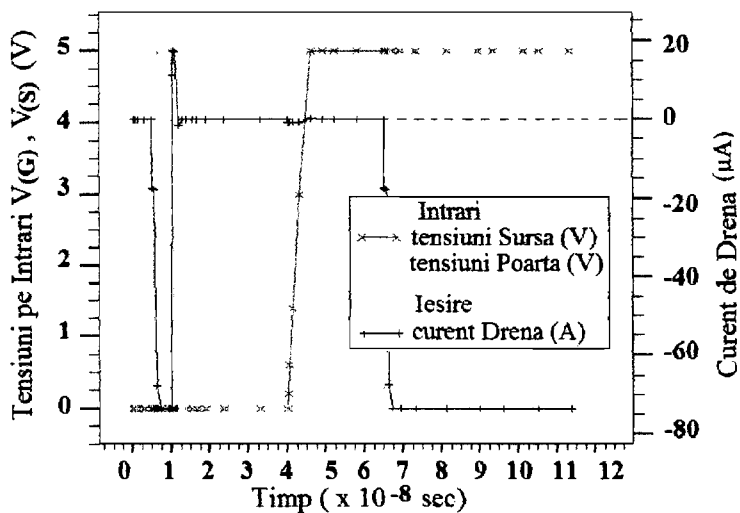


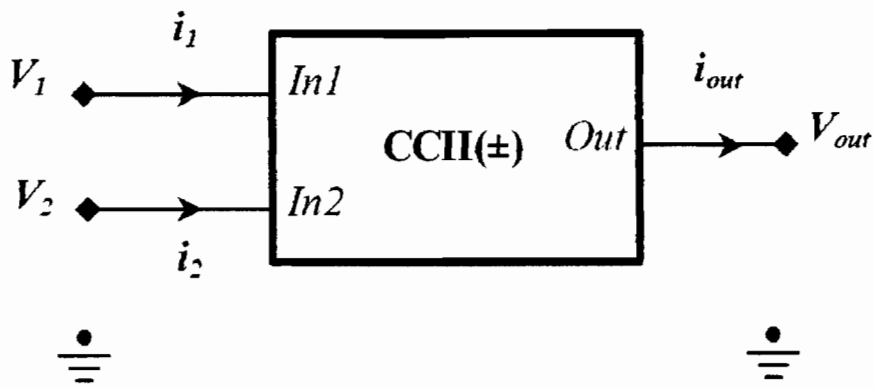
Tabela de adevar pt NOI-MOS

In <sub>1</sub> (S)	In <sub>2</sub> (G)	Out (D)
OFF	OFF	OFF
OFF	ON	ON
ON	OFF	OFF
ON	ON	ON

17/10/2018



Fig. 6. Un transportor de current de tip CCII ce poate fi implementat cu un singur dispozitiv hibrid NOI-MOS cu trepte inegale de oxizi; schema cu simbol va fi disponibila in fig. 7.

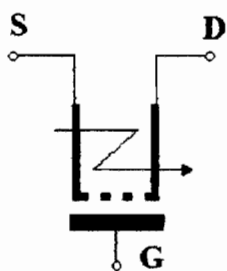


If  $V_{In1} = V_{In2}$ ,  $i_{In2} = 0$  and  $i_{out} = i_{In1}$

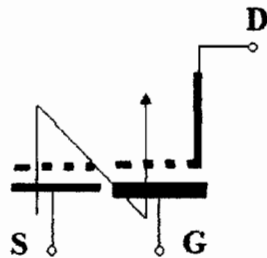
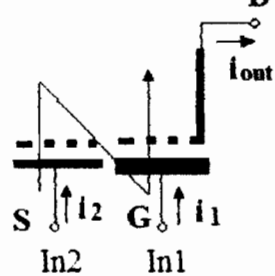
17/10/2018

Fig. 7. Propuneri pentru simbolurile tranzistorului NOI si ale dispozitivului NOI-MOS hibrid; apoi implementarea schematica a CCII cu 1 dispozitiv NOI-MOS.

simbol NOI



simbol NOI-MOS

implementare CCII  
cu NOI-MOS

*17/10/2018*