



(12) CERERE DE BREVET DE INVENȚIE

(21) Nr. cerere: a 2017 00369

(22) Data de depozit: 13/06/2017

(41) Data publicării cererii:  
28/12/2018 BOPI nr. 12/2018

(71) Solicitant:  
• UNIVERSITATEA TEHNICĂ "GHEORGHE  
ASACHI" DIN IAȘI, STR. PROF. DR. DOC.  
DIMITRIE MANGERON NR. 67, IAȘI, IS, RO

(72) Inventatori:  
• ANDRIESEI CRISTIAN,  
BD.ROMAN MUȘAT, BL.38, AP.101,  
ROMAN, NT, RO

(54) AMPLIFICATOR DE TIP LNA

(57) Rezumat:

Invenția se referă la un amplificator cu zgomot mic, selectiv în frecvență, destinat aplicațiilor fără fir. Amplificatorul selectiv, conform invenției, este alcătuit dintr-un amplificator (1) implementat cu o pereche de tranzistoare NMOS (3 și 4) dispuse în paralel, pentru asigurarea a două căi de semnal, și un bloc (2) de filtrare a semnalelor care asigură o filtrare de tip notch la o frecvență de interes, simultan cu polarizarea amplificatorului (1).

Revendicări: 1  
Figuri: 2

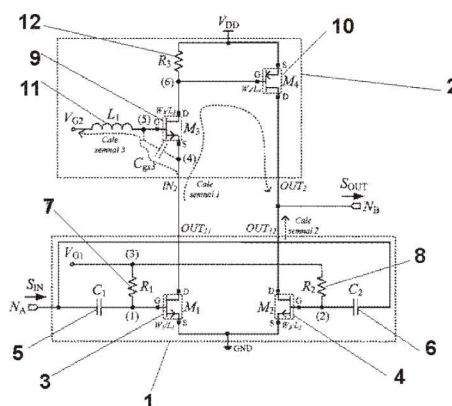
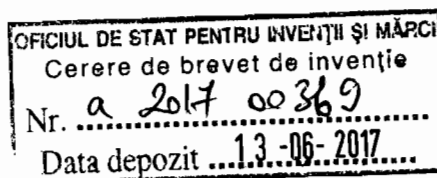


Fig. 1

Cu începere de la data publicării cererii de brevet, cererea asigură, în mod provizoriu, solicitantului, protecția conferită potrivit dispozițiilor art.32 din Legea nr.64/1991, cu excepția cazurilor în care cererea de brevet de invenție a fost respinsă, retrasă sau considerată ca fiind retrasă. Întinderea protecției conferite de cererea de brevet de invenție este determinată de revendicările conținute în cererea publicată în conformitate cu art.23 alin.(1) - (3).





## Amplificator de tip LNA

Invenția **se referă la** un amplificator cu zgomot mic de tip LNA, implementat în tehnologie CMOS, selectiv în frecvență și vizând aplicațiile wireless.

Amplificatorul cu zgomot mic, cunoscut în literatură și ca LNA (acronim al *low noise amplifier*), este primul bloc activ din structura receptorului, inserat după antenă și filtrul de preselecție. Un dezavantaj al utilizării filtrului de preselecție, dincolo de avantajul clar al selectării benzii de interes, îl constituie înrăutățirea factorului de zgomot global al receptorului (cunoscut în literatură și ca NF – *noise figure*). Ideal, pentru a asigura un NF cât mai mic, amplificatorul LNA ar trebui să fie primul dar trebuie să asigure și filtrarea semnalului. În plus, filtrul de preselecție este extern, deci și discret, implementat în altă tehnologie (SAW, BAW) decât restul componentelor receptorului (GaAs, CMOS - acronim al *Complementary Metal Oxide Semiconductor*), astfel crescând aria și prețul circuitului integrat final.

Problema tehnică pe care o rezolvă invenția o constituie implementarea în tehnologie CMOS, cu tranzistoare de tip MOSFET, a unui amplificator de tip LNA, selectiv în frecvență.

Amplificatorul de tip LNA selectiv, conform invenției, constă dintr-un amplificator 1 construit cu două tranzistoare de tip NMOS dispuse în paralel pentru crearea a două căi de semnal, polarizat prin intermediul unui bloc 2 de filtrare tip notch a semnalelor, semnalele de pe cele două căi adunându-se în nodul de ieșire conducând la filtrarea de tip trece bandă și amplificarea semnalului aplicat la intrare.

Invenția poate fi exploatată industrial la dispozitivele wireless multistandard care conțin receptoare (și implicit filtre externe pasive de preselecție) pentru fiecare standard în parte, fiind utilă îndeosebi pentru deservirea standardelor de telecomunicații cu bandă mică de trecere (ordinul zecilor de MHz).

Amplificatorul LNA, conform invenției, prezintă următoarele avantaje:

- caracteristică de tip trece-bandă în frecvență, favorizând eliminarea filtrului pasiv din structura receptorului;
- simplitate.

Se dă în continuare un exemplu de aplicare a invenției, în legătură cu Fig. 1 și Fig. 2, care reprezintă:

- Fig. 1, schema principială a unui amplificator de tip LNA implementat în tehnologie CMOS și selectiv în frecvență;
- Fig. 2, explicitarea funcționării în frecvență a schemei principale din Fig. 1.

Amplificatorul CMOS selectiv de tip LNA, conform invenției, este ilustrat în Fig. 1 și constă dintr-un amplificator 1 și un bloc 2 de filtrare notch a semnalelor. Amplificatorul 1 are o singură intrare de semnal notată  $N_A$  la care se aplică semnalul de intrare  $S_{IN}$  ce se dorește a fi amplificat, respectiv două ieșiri notate  $OUT_{11}$  și  $OUT_{12}$  care se conectează galvanic la blocul 2. Amplificatorul 1 este construit cu două tranzistoare de tip NMOS (*N-channel Metal Oxide Semiconductor*) 3 și 4, caracterizate constructiv prin parametrii de proiectare  $W_1$ ,  $L_1$ ,  $W_2$  și  $L_2$ , ce cuantifică dimensiunea tranzistoarelor. Tranzistoarele 3 și 4 sunt dispuse în paralel, semnalul de intrare  $S_{IN}$  aplicându-se simultan pe terminalul grilă (G) al acestora prin intermediul a două condensatoare de cuplaj 5 și 6 care sunt dimensionate astfel încât să blocheze trecerea semnalelor de joasă frecvență dar să permită trecerea semnalelor cu frecvențe mari. Pentru ca amplificatorul selectiv să fie implementat într-un singur chip, aceste două condensatoare se implementează în layout-ul amplificatorului chiar dacă vor ocupa o arie semnificativă. Condensatorul de cuplaj 5 este conectat între intrarea circuitului  $N_A$  și nodul (1) corespunzător grilei G a tranzistorului 3, condensatorul de cuplaj 6 este conectat între intrarea circuitului  $N_A$  și nodul (2) corespunzător

grilei G a tranzistorului 4. Terminalul sursă S al tranzistorului 3 este conectat la masa circuitului GND iar terminalul drenă D al acestuia reprezintă prima ieșire  $OUT_{11}$  a amplificatorului 1 care se conectează la intrarea  $IN_2$  a blocului 2, respectiv nodul (4), formând prima cale de semnal notată în schemă "Cale semnal 1". Terminalul sursă S al tranzistorului 4 este conectat la masa circuitului GND iar terminalul drenă D al acestuia reprezintă a doua ieșire  $OUT_{12}$  a amplificatorului 1 care se conectează la ieșirea  $OUT_2$  a blocului 2, respectiv nodul  $N_B$ , formând a doua cale de semnal notată în schemă "Cale semnal 2". Ambele tranzistoare 3 și 4 au grilele polarizate de la o sursă de tensiune  $V_{G1}$  prin intermediul a două rezistențe 7 și 8 cu valori suficient de mari (practic sute  $K\Omega$ ) cât să nu cupleze în semnal (c.a.) semnalul de intrare  $S_{IN}$  la masa circuitului, putând fi implementate direct în layout-ul circuitului ori prin utilizarea unor tranzistoare polarizate în regim de funcționare blocat (*off*), asigurându-se astfel valori de  $M\Omega$  pentru cele două rezistențe. Sursa de tensiune  $V_{G1}$ , aplicată la nodul (3), poate fi generată intern pe baza tensiunii de alimentare a circuitului  $V_{DD}$  prin intermediul unui divizor rezistiv sau aplicată extern la un port distinct conectat galvanic la rezistențele 7 și 8, respectiv nodul (3). Rezistența 7 este conectată între nodurile (1) și (3), rezistența 8 este conectată între nodurile (2) și (3). Blocul de filtrare 2 este construit cu două tranzistoare 9 și 10, o bobină 11 și o rezistență 12. Tranzistorul 9 este de tip NMOS, caracterizat constructiv prin parametrii de proiectare  $W_3$  și  $L_3$ , cu terminalul sursă S conectat la nodul (4), terminalul drenă D la nodul (6) și terminalul grilă G la nodul (5). Tranzistorul 9 are grila polarizată de la o tensiune continuă notată  $V_{G2}$  prin intermediul bobinei 11, conectată la nodul (5). Tranzistorul 10 este de tip PMOS (*P-channel Metal Oxide Semiconductor*), caracterizat constructiv prin parametrii de proiectare  $W_4$  și  $L_4$ , cu terminalul sursă S conectat la tensiunea de alimentare  $V_{DD}$  a circuitului, terminalul drenă D la nodul  $N_B$  (ieșirea circuitului) și terminalul grilă G la nodul (6). Tranzistoarele 3 și 9 sunt polarizate de la sursa  $V_{DD}$  prin intermediul rezistenței 12 care este conectată la nodul (6), aplicând astfel aceeași tensiune drenei D a tranzistorului 9 și grilei G a tranzistorului 10, adică  $V_{DD}$  minus tensiunea care cade pe această rezistență. Elementul critic pentru funcționalitatea revendicată în acest brevet este bobina 11 care în semnal va forma un circuit de tip LC serie (filtru notch) cu capacitatea parazită intrinsecă  $C_{gs3}$  a tranzistorului 9 ( $M_3$ ). Așa cum este ilustrat în Fig. 1, întregul circuit are două căi majore de semnal, calea de semnal 1 care urmează traseul  $N_A \rightarrow (1) \rightarrow (4) \rightarrow (6) \rightarrow N_B$ , respectiv calea de semnal 2 care urmează traseul  $N_A \rightarrow (2) \rightarrow N_B$ .

Funcționarea în domeniul frecvență (spectru) al amplificatorului CMOS selectiv de tip LNA, conform invenției, este ilustrată în Fig. 2. Presupunând un domeniu de frecvență constituit din 3 frecvențe reprezentative  $f_0$ ,  $f_1$  și  $f_2$ , unde  $f_0$  este frecvența de interes care trebuie să se regăsească amplificată și filtrată la ieșirea amplificatorului iar  $f_1$  și  $f_2$  sunt frecvențele care trebuie filtrate (rejectate) din spectru, acest domeniu de frecvențe, ce reprezintă spectrul  $S_1$  din Fig. 2, se aplică la intrarea  $N_A$  a amplificatorului 1. Pentru calea 1 de semnal, întrucât tranzistorul 3 este utilizat ca amplificator de tip Sursă Comună care este inversor, la terminalul drenă D al acestuia se vor regăsi aceleași 3 frecvențe însă cu fază modificată cu  $180^\circ$ . În plus, la nodul (4), deoarece  $C_{gs3}$  și bobina 11 (cu inductanța  $L_1$ ) formează un filtru notch proiectat astfel încât frecvența sa de rezonanță să fie egală cu  $f_0$ , componenta spectrală  $f_0$  este scurtcircuitată la masa circuitului (prin sursa  $V_{G2}$ ). Din acest motiv, în nodul (4) vor rămâne doar semnalele cu frecvențe  $f_1$  și  $f_2$ , defazate și amplificate de tranzistorul  $M_1$ , așa cum se constată din spectrul  $S_2$ . Tranzistorul  $M_3$  este în topologie Grilă Comună deci este neinversor, semnalul aplicat la terminalul sursă S al acestuia regăsindu-se neinversat și amplificat (dar mai puțin decât topologia Sursă Comună) la terminalul drenă D al tranzistorului, obținându-se astfel spectrul  $S_3$ . Tranzistorul  $M_4$  este utilizat ca amplificator de tip Sursă Comună, acesta inversând faza semnalului aplicat în grilă, se obține astfel spectrul  $S_4$  cu componentele spectrale  $f_1$  și  $f_2$  amplificate încă o dată de  $M_4$ . Pentru calea de semnal 2 constituită numai din tranzistorul  $M_2$ , spectrul  $S_1$  aplicat la intrarea  $N_A$  a amplificatorului și implicit la terminalul grilă G a lui  $M_2$ , este inversat și amplificat, cele trei frecvențe regăsindu-se în nodul drenă D al acestuia. În nodul  $N_B$  de ieșire a circuitului, componentele spectrale  $f_1$  și  $f_2$  se anulează deoarece ajung în acest nod două replici inversate ale acestora din spectrele  $S_4$  și  $S_5$ , în timp ce componenta spectrală  $f_0$  reapare inversată. Deci circuitul amplifică, cu selectarea frecvenței de interes. Pentru asigurarea filtrării corecte a semnalului  $S_{IN}$ , este necesară asigurarea amplificării identice a acestuia pe cele două căi de semnal, ceea ce se asigură impunând ca  $g_{m2}$  să fie mult mai mare decât  $g_{m1}$ , iar  $g_{m3}$  și  $g_{m4}$  se optimizează funcție de valoarea rezistenței  $R_3$ , unde  $g_{m1} \div g_{m4}$  reprezintă transconductanțele tranzistoarelor  $M_1 \div M_4$ . Se ține cont că transconductanța tranzistorului NMOS are expresia matematică generală  $g_m = 2 \cdot I_D / (V_{GS} - V_{THn}) = \mu_n \cdot C_{ox} \cdot W/L \cdot (V_{GS} - V_{THn})$ , unde  $I_D$  este curentul de polarizare (c.c.) al tranzistorului,  $V_{GS}$  reprezintă tensiunea grilă-sursă în c.c.,  $V_{THn}$  este tensiunea de prag a tranzistorului NMOS,  $\mu_n$  reprezintă mobilitatea electronilor. Pentru tranzistorul PMOS transconductanța are aceeași expresie exceptând  $V_{GS}$ ,  $V_{THn}$  și  $\mu_n$  care devin  $V_{SG}$ ,  $V_{THp}$  și respectiv

$\mu_p$  (mobilitatea golurilor). Pentru funcționare corectă este esențial ca rezistența  $R_3$  să aibă o asemenea valoare încât căderea de tensiune pe aceasta să fie suficientă deschiderii tranzistorului  $M_4$ , grila G a lui  $M_4$  necesitând un potențial cât mai mic în timp ce rezistența  $R_3$  fiind conectată direct la  $V_{DD}$  ridică mult potențialul nodului (6). Simultan, un potențial prea mic pentru nodul (6) poate să nu asigure suficientă cădere de tensiune pe tranzistoarele  $M_1$  și  $M_3$ , cu efecte negative asupra liniarității circuitului. Pentru setarea frecvenței centrale  $f_0$  a amplificatorului, se fixează valoarea inductanței  $L_1$  astfel încât  $f_0^2 = 1/(4 \cdot \pi^2 \cdot L_1 \cdot C_{gs3})$ ,  $C_{gs3}$  fiind intrinsec tranzistorului, dependent de tehnologie și cunoscut în etapa de proiectare. În literatura științifică bobina 11 este utilizată ocazional pentru rejectarea unor armonici nedorite ori pentru implementarea unei adaptări de impedanță de bandă largă. Dacă acest amplificator este inserat imediat după antenă, trebuie precedat de o rețea de adaptare a impedanței pentru crearea unei rezistențe de intrare de  $50\Omega$  în nodul  $N_A$  al amplificatorului.



## REVENDICĂRI

Amplificator CMOS de tip LNA pentru aplicații wireless care, pentru asigurarea unei amplificări și filtrări de tip trece bandă a semnalului aplicat la intrare, este **caracterizat prin aceea că** este format dintr-un amplificator 1 și un bloc 2 de filtrare tip notch a semnalului și polarizare a amplificatorului 1.

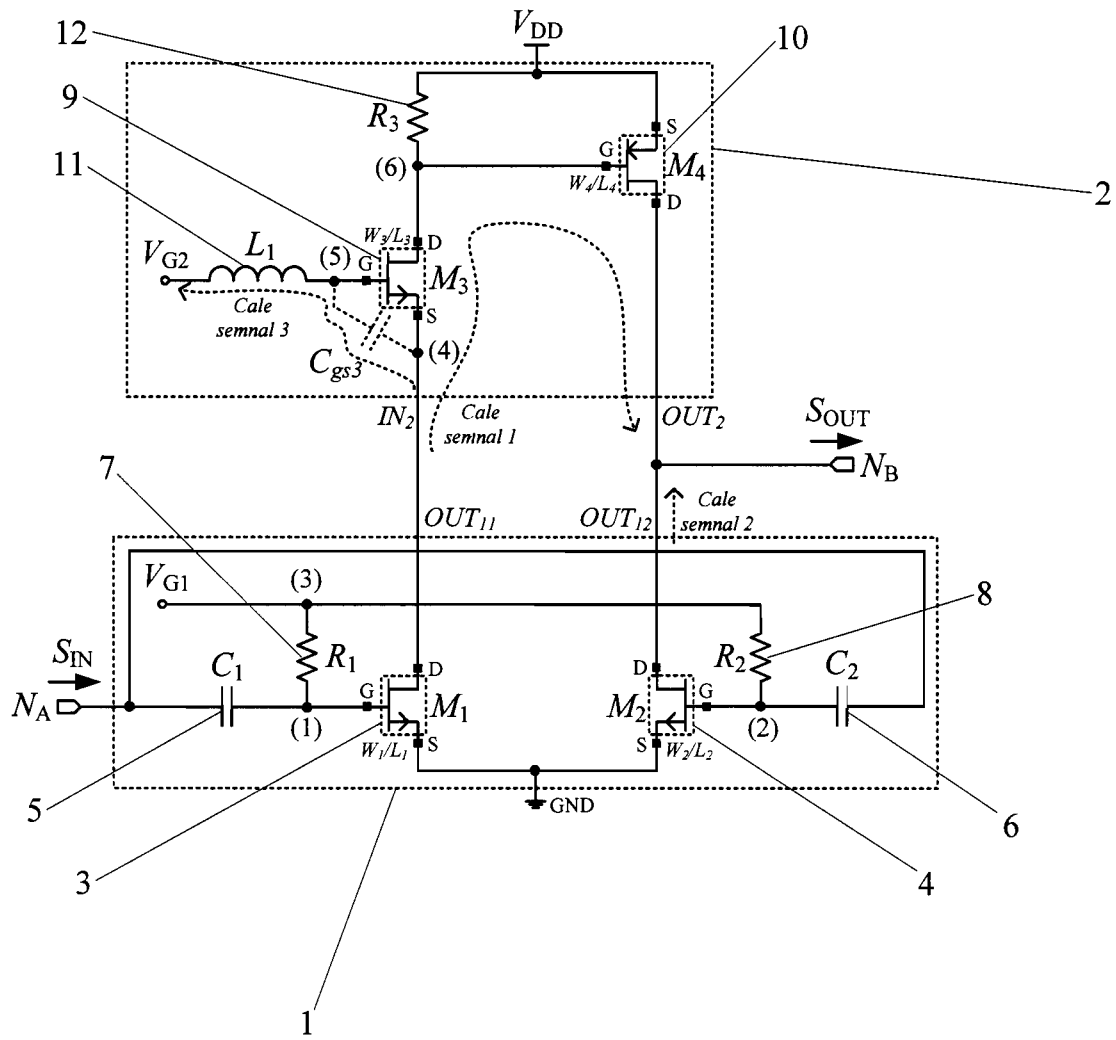


Fig. 1



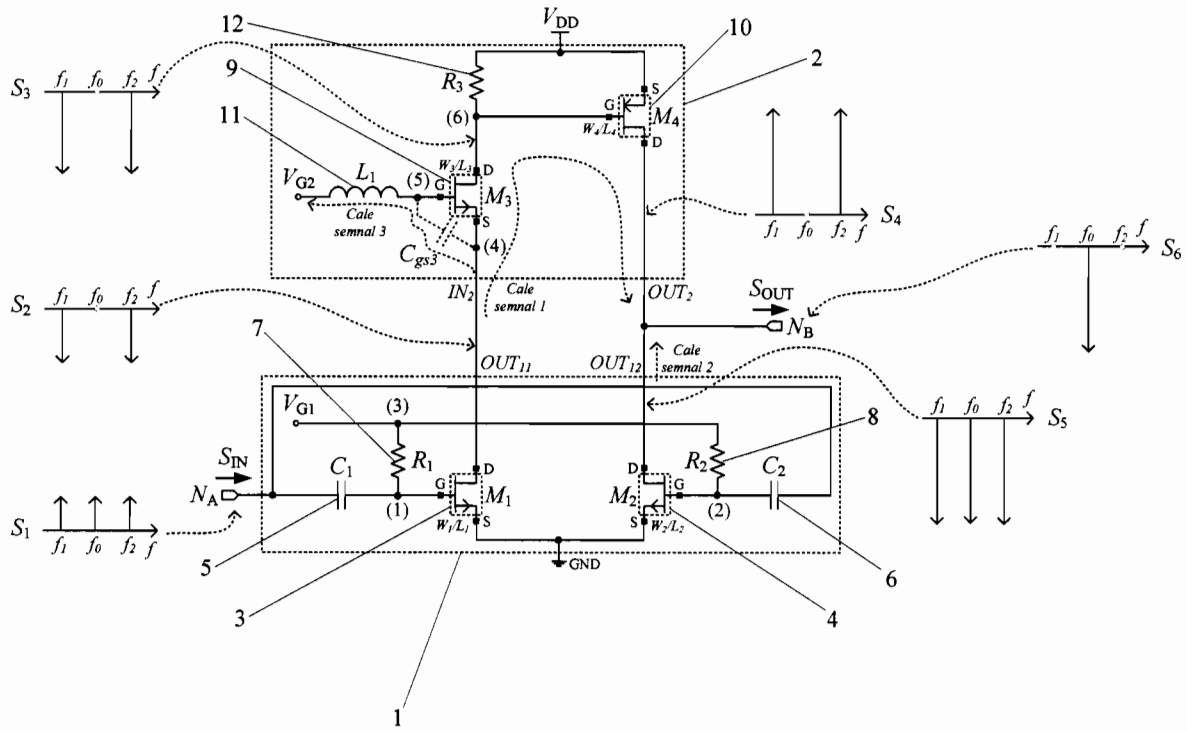


Fig. 2