



(12) CERERE DE BREVET DE INVENȚIE

(21) Nr. cerere: a 2017 00354

(22) Data de depozit: 09/06/2017

(41) Data publicării cererii:  
28/12/2018 BOPI nr. 12/2018

(71) Solicitant:  
• UNIVERSITATEA TEHNICĂ "GHEORGHE  
ASACHI" DIN IAȘI,  
STR. PROF. DR. DOC. DIMITRIE  
MANGERON NR. 67, IAȘI, IS, RO

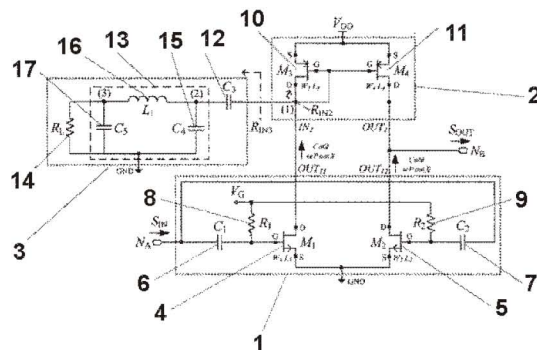
(72) Inventatori:  
• ANDRIESEI CRISTIAN,  
BD.ROMAN MUȘAT, BL.38, AP.101,  
ROMAN, NT, RO

(54) AMPLIFICATOR CMOS DE TIP LNA

(57) Rezumat:

Invenția se referă la un amplificator CMOS selectiv în frecvență, de tip LNA, care amplifică semnalul de intrare într-o bandă largă. Amplificatorul selectiv, conform invenției, este alcătuit dintr-un amplificator (1) implementat cu o pereche de tranzistoare NMOS (4 și 5) dispuse în paralel, pentru asigurarea a două căi de semnal, și polarizate prin intermediul unei oglinzi de curent (2) construită cu două tranzistoare PMOS (10 și 11), la intrarea oglinzii (2) fiind conectată o rețea (3) pasivă cu caracteristică de frecvență de tip notch, pentru filtrarea semnalului într-o bandă largă.

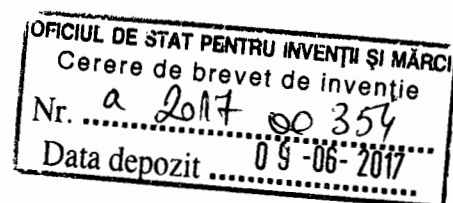
Revendicări: 1  
Figuri: 1



Cu începere de la data publicării cererii de brevet, cererea asigură, în mod provizoriu, solicitantului, protecția conferită potrivit dispozițiilor art.32 din Legea nr.64/1991, cu excepția cazurilor în care cererea de brevet de invenție a fost respinsă, retrasă sau considerată ca fiind retrasă. Întinderea protecției conferite de cererea de brevet de invenție este determinată de revendicările conținute în cererea publicată în conformitate cu art.23 alin.(1) - (3).



24



## Amplificator CMOS de tip LNA

Invenția se referă la un amplificator cu zgomot mic de tip LNA, selectiv în frecvență, implementat în tehnologie CMOS și vizând aplicațiile wireless.

Amplificatorul cu zgomot mic, cunoscut în literatură și ca LNA (acronim al *low noise amplifier*) este esențial în implementarea receptoarelor de telecomunicații, fiind primul bloc activ după antenă și filtrul de preselecție. Întrucât filtrul de preselecție este extern și implementat în altă tehnologie (SAW, BAW), crescând aria și prețul circuitului integrat final, s-au căutat soluții pentru evitarea utilizării filtrului. O soluție ar fi translarea operației de filtrare la nivelul amplificatorului, varianta propusă în literatură înglobând în structura amplificatorului un filtru notch de ordin 2 (rezonator LC serie) implementat cu componente pasive discrete [1].

Dezavantajul acestei soluții îl constituie ordinul mic al filtrului notch, respectiv 2, care nu asigură bandă largă, un rezonator LC serie cu factor de calitate ridicat având o bandă la 3 dB foarte îngustă de maxim 3-5 MHz. O asemenea bandă nu satisface specificațiile de bandă aferente aplicațiilor wireless comerciale care variază de la 35 MHz pentru comunicațiile mobile 2G/3G, 85 MHz pentru Bluetooth/WiFi 2,4 GHz, 100 MHz pentru WLAN 5,8 GHz și 528 MHz cât are o singură bandă din cele 13 aferente standardului UWB (Ultra Wide Band) IEEE 802.15.3a (3,168 – 10,296 GHz).

Problema tehnică pe care o rezolvă invenția o constituie implementarea în tehnologie CMOS, acronim al *Complementary Metal Oxide Semiconductor*, cu tranzistoare de tip MOSFET a unui amplificator de tip LNA, selectiv în frecvență și de bandă largă.

Amplificatorul de tip LNA selectiv, conform invenției, constă dintr-un amplificator construit cu două tranzistoare de tip NMOS dispuse în paralel pentru crearea a două căi de semnal și polarizate cu o oglindă de curent 2, la intrarea oglinzii conectându-se o rețea pasivă cu caracteristică în frecvență de tip notch pentru filtrarea semnalului, semnalele de pe cele două căi adunându-se în nodul de ieșire conduc la filtrarea de tip trece bandă și amplificarea semnalului aplicat la intrare.

Invenția poate fi exploatată industrial la dispozitivele wireless multistandard, precum telefoanele mobile, care conțin receptoare (și implicit filtre externe pasive de preselecție) pentru fiecare standard în parte.

Amplificatorul LNA, conform invenției, prezintă următoarele avantaje:

- caracteristică de tip trece-bandă în frecvență suficient de selectivă, favorizând eliminarea filtrului pasiv din structura receptorului;
- bandă largă, favorizând aplicarea practică la standardele uzuale de comunicații mobile și wireless;
- simplitate.

Se dă în continuare un exemplu de aplicare a invenției, în legătură cu fig. 1, care reprezintă:

- fig. 1, schema principială a unui amplificator de tip LNA implementat în tehnologie CMOS și selectiv în frecvență, de bandă largă.

Amplificatorul CMOS selectiv de tip LNA, conform invenției, este ilustrat în Fig. 1 și constă dintr-un amplificator 1, o oglindă de curent 2 și o rețea pasivă 3. Amplificatorul 1 are o singură intrare de semnal notată  $N_A$  la care se aplică semnalul de intrare  $S_{IN}$  ce se dorește a fi amplificat, respectiv două ieșiri notate  $OUT_{11}$  și  $OUT_{12}$  care se conectează galvanic la oglinda de curent 2. Amplificatorul 1 este construit cu două tranzistoare de tip NMOS (*N-channel Metal Oxide Semiconductor*) 4 și 5, caracterizate constructiv prin parametrii de proiectare  $W_1$ ,  $L_1$ ,  $W_2$ ,  $L_2$ , unde  $W$  și  $L$  reprezintă lungimea respectiv lățimea canalului  $n$  al tranzistorului. Tranzistoarele

4 și 5 sunt dispuse în paralel, semnalul de intrare  $S_{IN}$  aplicându-se simultan pe terminalul grilă (G) al acestora prin intermediul a două condensatoare de cuplaj 6 și 7 care sunt dimensionate astfel încât să blocheze trecerea semnalelor de joasă frecvență dar să permită trecerea semnalelor cu frecvențe mari. Pentru ca amplificatorul selectiv să fie implementat într-un singur chip, aceste două condensatoare se implementează în layout-ul amplificatorului chiar dacă vor ocupa o arie semnificativă. Condensatorul de cuplaj 6 este conectat între intrarea circuitului  $N_A$  și grila G a tranzistorului 4, condensatorul de cuplaj 7 este conectat între intrarea circuitului  $N_A$  și grila G a tranzistorului 5. Terminalul sursă S al tranzistorului 4 este conectat la masa circuitului GND iar terminalul drenă D al acestuia reprezintă prima ieșire  $OUT_{11}$  a amplificatorului 1 care se conectează la intrarea  $IN_2$  a blocului 2, respectiv nodul (1), formând prima cale de semnal notată în schemă "Cale semnal 1". Terminalul sursă S al tranzistorului 5 este conectat la masa circuitului GND iar terminalul drenă D al acestuia reprezintă a doua ieșire  $OUT_{12}$  a amplificatorului 1 care se conectează la ieșirea  $OUT_2$  a blocului 2, respectiv nodul (2), formând a doua cale de semnal notată în schemă "Cale semnal 2". Ambele tranzistoare 4 și 5 au grilele polarizate de la o sursă de tensiune  $V_g$  prin intermediul a două rezistențe 8 și 9 cu valori suficient de mari (practic sute  $K\Omega$ ) cât să nu cupleze în semnal (c.a.) semnalul de intrare  $S_{IN}$  la masa circuitului, putând fi implementate direct în layout-ul circuitului ori prin utilizarea unor tranzistoare polarizate în regim de funcționare blocat (*off*), asigurându-se astfel valori de  $M\Omega$  pentru cele două rezistențe. Sursa de tensiune  $V_G$  poate fi generată intern pe baza tensiunii de alimentare a circuitului  $V_{DD}$  prin intermediul unui divizor rezistiv sau aplicată extern la un port distinct conectat galvanic la rezistențele 8 și 9. Oglinda de curent 2 este construită cu două tranzistoare de tip PMOS (*P-channel Metal Oxide Semiconductor*) 10 și 11, caracterizate constructiv prin parametrii de proiectare  $W_3, L_3, W_4$  și  $L_4$ . Tranzistorul 10 este utilizat în conexiune de diodă, având terminalele grilă G și drenă D conectate împreună și la nodul (1) al circuitului, corespunzător intrării  $IN_2$  a blocului 2, iar terminalul sursă S conectat la sursa de alimentare a circuitului  $V_{DD}$ . Tranzistorul 11 are terminalul grilă G conectat la nodul (1), terminalul sursă S la sursa de alimentare a circuitului  $V_{DD}$  iar terminalul drenă D este conectat la nodul (2), corespunzător ieșirii  $OUT_2$  a blocului 2. Pentru asigurarea filtrării corecte a semnalului  $S_{IN}$ , este necesară asigurarea amplificării identice a acestuia pe cele două căi de semnal, ceea ce se asigură impunând condiția de proiectare  $g_{m1} \cdot g_{m3} = g_{m2} \cdot g_{m4}$ , unde  $g_{m1} \div g_{m4}$  reprezintă transconductanțele tranzistoarelor  $M_1 \div M_4$ . Se ține cont că transconductanța tranzistorului NMOS are expresia matematică generală  $g_m = 2 \cdot I_D / (V_{GS} -$

$V_{TH}) = \mu_n \cdot C_{ox} \cdot W/L \cdot (V_{GS} - V_{THn})$ , unde  $I_D$  este curentul de polarizare (c.c.) al tranzistorului,  $V_{GS}$  reprezintă tensiunea grilă-sursă în c.c.,  $V_{THn}$  este tensiunea de prag a tranzistorului NMOS,  $\mu_n$  reprezintă mobilitatea electronilor. Pentru tranzistorul PMOS transconductanța are aceeași expresie exceptând  $V_{GS}$ ,  $V_{THn}$  și  $\mu_n$  care devin  $V_{SG}$ ,  $V_{THp}$  și respectiv  $\mu_p$  (mobilitatea golurilor). Rețeaua pasivă 3 este o rețea cu rol de implementare a unei filtrări de tip notch de bandă largă, în sensul asigurării unei rezistențe de valoare mică într-o bandă de ordinul a zeci MHz până la sute MHz, funcție de specificațiile standardului de telecomunicații. Rețeaua 3 este constituită dintr-un condensator de cuplaj 12, o rețea pasivă în PI ( $\pi$ ) 13 și o rezistență 14. Condensatorul de cuplaj 12 conectează rețeaua pasivă 13 la nodul (1) al circuitului, fiind inserat între nodurile (1) și (2) și dimensionat astfel încât să blocheze trecerea semnalelor de joasă frecvență dar să permită trecerea semnalelor cu frecvențe mari. Rețeaua pasivă 13 este de tip C-L-C, fiind constituită dintr-un condensator 15 conectat între nodul (2) și masa circuitului GND, o bobină flotantă 16 conectată între nodurile (2) și (3), respectiv un condensator 17 conectat între nodul (3) și masa circuitului GND. Valorile acestor trei reactanțe ale rețelei pasive 13 se dimensionează funcție de valoarea frecvenței de lucru, valoarea rezistenței care se dorește a fi văzută la intrarea rețelei 3, valoarea rezistenței de sarcină 14 și banda dorită. S-a ales topologia de tip C-L-C deoarece primul condensator 15 fiind în semnal la masă, poate absorbi efectele capacităților parazite intrinseci ale tranzistoarelor  $C_{ds3}$ ,  $C_{sg3}$  și  $C_{sg4}$ , valoarea real implementată pe chip a acestei capacități fiind deci mai mică, cu efect pozitiv asupra ariei circuitului amplificatorului care se micșorează. Rezistența 14 este rezistența de sarcină a rețelei 13, practic de valoare cât mai mică pentru a nu crește factorul de zgomot NF al amplificatorului selectiv, fiind conectată între nodul (3) și masa circuitului GND. Rezistența  $R_{IN3}$  de intrare a rețelei pasive 3 este liber aleasă mai mare decât rezistența 14 și mult mai mică decât rezistența  $R_{IN2}$  de intrare în tranzistorul  $M_3$  (aproximativ egală cu  $1/g_{m3}$ ), astfel încât la frecvența de rezonanță a rețelei în PI semnalul să fie aproape scurtcircuitat la masă, curentul luând-o spre masă prin rețeaua în PI, cu rezistență de intrare mai mică, și nu prin rezistența echivalentă a tranzistorului 10 care este net mai mare. Această topologie generală a amplificatorului selectiv asigură două căi de semnal. Prima cale este constituită din grilă G tranzistor 4 – nod (1) – nod  $N_B$ , care asigură o amplificare multiplă a semnalului  $S_{IN}$  aplicat la intrare de către tranzistoarele 4 și 11, simultan cu eliminarea în nodul (1) a benzii de frecvență dorite ca urmare a utilizării rețelei pasive 3. A doua cale de semnal este constituită din grilă G tranzistor 5 – nod  $N_B$ , semnalul de intrare  $S_{IN}$  fiind amplificat o singură

dată. Pe prima cale, semnalul  $S_{IN}$  aplicat la intrarea  $N_A$  ajunge la ieșirea  $N_B$  nedefazat deoarece este defazat cu câte  $180^0$  de tranzistoarele 4 și 11 și nedefazat de tranzistorul 10 deci global este defazat cu  $360^0$  (echivalent cu  $0^0$ ). Pe a doua cale, semnalul  $S_{IN}$  aplicat la intrarea  $N_A$  se regăsește la ieșirea  $N_B$  a circuitului defazat cu  $180^0$ . Prin sumarea curenților aferenți celor două căi de semnal în nodul  $N_B$ , cu faze opuse și cu primul din ei fără banda de frecvențe dorită, semnalul de ieșire conține exact banda de frecvență dorită și amplificată, în timp ce frecvențele din afara benzii dorite sunt rejectate. Dacă acest amplificator este inserat imediat după antenă, trebuie precedat de o rețea de adaptare a impedanței pentru crearea unei rezistențe de intrare de  $50\Omega$  în nodul  $N_A$  al amplificatorului.

**BIBLIOGRAFIE**

- [1] Heesong Seo, Hyejeong Song, Changjoon Park, Jehyung Yoon, Inyoung Choi, Bumman Kim, *Blocker filtering low-noise amplifier for SAW-less Bluetooth receiver system*, International Journal of Microwave and Wireless Technologies, Vol. 1, No. 5, 447-452, 2009

## REVENDICĂRI

Amplificator CMOS de tip LNA pentru aplicații wireless care, pentru asigurarea unei selectivități de bandă largă, este **caracterizat prin aceea că** este format dintr-un amplificator 1, o oglindă de curent 2 utilizată pentru polarizarea amplificatorului 1, respectiv o rețea pasivă 3 utilizată pentru filtrarea de tip notch într-o bandă largă a semnalului aplicat la intrare.



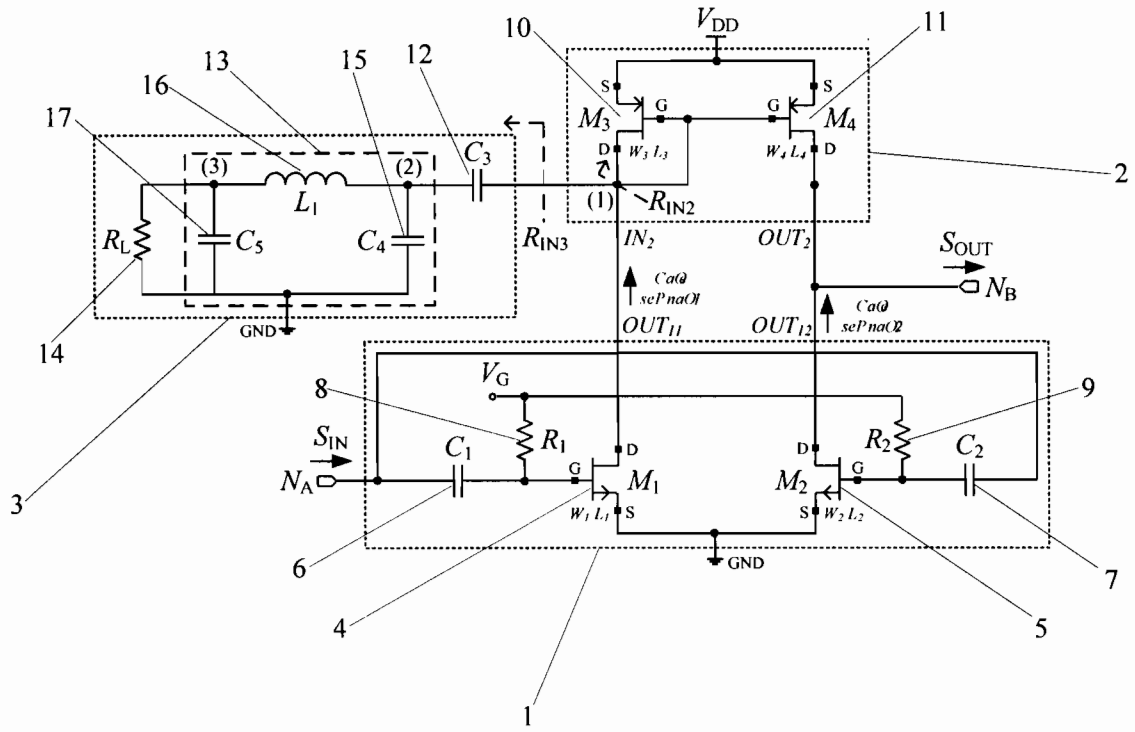


Fig. 1