



(12)

BREVET DE INVENȚIE

(21) Nr. cerere: **a 2011 00884**

(22) Data de depozit: **12/09/2011**

(45) Data publicării mențiunii acordării brevetului: **30/10/2018** BOPI nr. **10/2018**

(41) Data publicării cererii:
30/04/2013 BOPI nr. **4/2013**

(73) Titular:
• **UNIVERSITATEA "BABEȘ-BOLYAI"**
DIN CLUJ-NAPOCA,
STR. MIHAIL KOGĂLNICEANU NR. 1,
CLUJ-NAPOCA, CJ, RO

(72) Inventatori:
• **CREMENE MARCEL,** *STR. ZORILOR*
NR. 36, CLUJ NAPOCA, CJ, RO;

• **BARTHA ATTILA,** *STR. TINERETULUI*
NR. 9/13, ODORHEIU SECUIESC, HR, RO;
• **DUMITRESCU DUMITRU,** *STR. DONATH*
NR. 109, AP. 36, CLUJ-NAPOCA, CJ, RO

(56) Documente din stadiul tehnicii:
US 7860814 B1; JPH 02146193 A

(54) **DISPOZITIV ELECTRONIC PENTRU REZOLVAREA
PROBLEMEI NP COMPLETE "SUBSET-SUM"**



RO 128327 B1

1 Invenția se referă la un dispozitiv electronic pentru rezolvarea problemei NP-complete „subset-sum” cu aplicații în criptografie și optimizare.

3 Problema „subset-sum” este definită astfel: dată fiind o mulțime de numere întregi pozitive și un număr sum , întreg și pozitiv, se cere să se verifice dacă există o submulțime nevidă a acestei mulțimi, astfel încât suma elementelor submulțimii să fie egală cu numărul sum .

5 Problema „subset-sum” este NP-completă (nerezolvabilă în timp polinomial determinist).
7 Multe probleme NP-complete de optimizare combinatorială pot fi reduse la această problemă. Existența unui procedeu rapid de rezolvare a problemei poate fi utilizată, de exemplu, în
9 decriptarea mesajelor care folosesc scheme criptografice de acest tip. Procedeu propus poate fi generalizat și utilizat în rezolvarea unor probleme dificile (NP-complete) de optimizare
11 combinatorială și de criptografie. Probleme practice de optimizare la care mai poate fi aplicată invenția sunt și cele de tip „bin packing”. Astfel, dispozitivul propus are aplicabilitate în
13 soluționarea problemelor de alocare eficientă de resurse, cum ar fi: decuparea materialelor cu pierderi minime, împachetarea optimă a unor obiecte într-un container, alocarea optimă a
15 timpilor de execuție a unor procese, utilizarea optimă a spațiilor de transport sau depozitare, și alte probleme similare.

17 În scopul rezolvării problemei „subset-sum” nu este cunoscut niciun dispozitiv fizic, dedicat. În acest scop, se cunosc numai modele și algoritmi implementabili software, pe un
19 computer.

21 Problema tehnică pe care o rezolvă invenția este determinarea eficientă a existenței unei soluții la o problemă “subset-sum”, problemă de tip NP-completă, nerezolvabilă în timp polinomial determinist.

23 Această problemă tehnică se rezolvă cu un dispozitiv electronic pentru rezolvarea problemei NP-complete "subset-sum" care implementează un sistem cascadă bazat pe
25 semnale electrice binare, care lucrează în timp discret și care are o structură liniară formată dintr-un nod sursă ca nod de intrare, o serie de module înseriate între ele, egale ca număr cu
27 numărul elementelor mulțimii date, un nod de ieșire, alcătuit dintr-un indicator optic cu LED, care este aprins dacă problema are soluție și stins dacă problema nu are soluție, citirea având loc
29 atunci când calculul sumei verificate e terminat, și un nod de test de calcul al sumei terminat.

31 Nodul sursă este implementat utilizând un bistabil tip D care are ieșirea inversoare în stare logică 1, pe durata primului semnal de tact, și în stare logică 0, în rest; modulele sunt
33 implementate cu niște regiștri de deplasare, fiecare registru având numărul de celule egal cu valoarea numerică a fiecărui număr din mulțimea dată, fiecare modul având câte un circuit SAU
35 a cărui ieșire este conectată la modulul ($M_j + 1$) următor, schimbarea stării regiștrilor de deplasare efectuându-se pe fronturile crescătoare ale semnalelor de tact.

37 Nodul de test este implementat cu ajutorul unui comparator de numere binare și al unui numărător binar care se incrementează la fiecare tact, până la terminarea calculului sumei verificate. În plus, dispozitivul mai dispune de o intrare binară pentru valoarea sumei, un buton
39 de pornire și repornire a calculului sumei, un indicator optic cu LED care indică terminarea calculului, și alte indicatoare optice cu LED care indică dacă suma respectivă poate fi calculată
41 ca sumă parțială a elementelor unei submulțimi a mulțimii de numere date.

43 Prin utilizarea dispozitivului electronic propus pentru rezolvarea problemei NP complete „subset-sum”, se obțin următoarele avantaje:

45 - implementare hardware facilă și cu costuri reduse, spre deosebire de majoritatea algoritmilor existenți, care au fost concepuți îndeosebi pentru implementări software;

47 - viteza de lucru ridicată datorită complexității în timp, care este liniară în raport cu valoarea sum;

49 - costuri de realizare reduse datorită complexității spațiale liniare în raport cu suma elementelor mulțimii date.

RO 128327 B1

- Se dă, în continuare, un exemplu de realizare a invenției, în legătură cu figura, care reprezintă: 1
- figura, dispozitivul electronic ce rezolvă problema „subset-sum”. 3
- Dispozitivul electronic care rezolvă problema NP completă „subset-sum” se bazează pe un model, numit sistem cascadă. Sistemul cascadă are o structură liniară și este format prin înlanțuirea mai multor noduri care procesează semnale binare. Acest dispozitiv poate fi implementat pe un suport hardware de tip arie logică programabilă - FPGA. 5 7
- Sistemul cascadă are la bază următorul principiu de funcționare: un nod sursă, notat cu S, generează un impuls treaptă, ce se transmite la intrarea unui lanț format din alte noduri numite module, notate cu M_j , ce au rolul procesării semnalelor de la intrarea acestora, în vederea calculului sumelor parțiale. Modulele M_j ale sistemului cascadă corespund numerelor din mulțimea de numere dată: fiecare modul extinde rezultatul parțial de la intrarea sa prin adăugarea soluțiilor parțiale corespunzătoare numărului reprezentat de către modulul respectiv. 9 11 13
- Modulele conțin în interior lanțuri de celule de memorie și porți logice de tip SAU. Modulele sunt înseriate: de la ieșirea fiecărui modul spre modulul următor se propagă semnale binare. Un nod de test, notat cu T, este amplasat la ieșirea ultimului modul, având rolul de a verifica dacă soluția căutată se află printre soluțiile generate de sistem. Pentru aceasta, se verifică dacă starea logică a semnalului la nodul T este „1” logic la momentul temporal discret egal cu sum, adică după un timp egal cu sum perioade de tact. Dacă și numai dacă se verifică această condiție înseamnă că valoarea sum poate fi calculată ca o sumă a unui subset de elemente al mulțimii de numere date, deci problema de decizie „subset-sum” este rezolvată. 15 17 19 21
- Dispozitivul electronic (figura) este compus din următoarele elemente:
- un generator de tact **12** care are rolul de a genera un semnal rectangular cu factor de umplere de 50%. Perioada de oscilație T_{clock} a acestui generator de tact determină direct viteza de lucru a dispozitivului. Pentru a decide dacă numărul sum poate fi calculat ca suma unor elemente din mulțimea de elemente dată A, sunt necesare sum perioade T_{clock} ; 23 25
 - un ansamblu format din componentele: bistabil tip D **10**, inversor **8** și circuit SI **9** cu rol în întreruperea căii semnalului de tact spre celelalte blocuri de procesare, în momentul în care semnalul SEMNAL STOP **13** devine „1”. Calea semnalului de tact este refăcută în momentul apăsării butonului START/RESTART **11**. Butonul START/RESTART **11** produce un impuls de „1” la apăsare și are ca efect pornirea sau repornirea calculului sumei. Semnalul de la acest buton **11** resetează în mod asincron numărătorul **1**, bistabilul tip D **2**, bistabilul tip D **10** și regiștrii de deplasare **3**; 27 29 31 33
 - numărătorul binar **1** primește semnalul de tact de la generatorul de tact **12**, iar intrarea Load a acestui numărător este setată pe „0” pentru ca numărătorul să lucreze în modul incrementare atunci când la intrarea Count avem „1”. Numărarea se face pe frontul crescător al tactului. În exemplul ilustrat în figură, $b = 8$; 35 37
 - nodul sursă al sistemului cascadă, **S**, având proprietatea că are ieșirea în starea logică „1” pe durata primului impuls de tact și „0” în rest, este implementat astfel: bistabilul D **2** are intrarea D setată pe „1”, iar ieșirea negată a acestui bistabil reprezintă ieșirea nodului S al sistemului cascadă. Bistabilul primește semnalul de tact, precum și semnalul de la butonul de START/RESTART **11** pe intrarea sa de reset asincron; 39 41
 - cele n module M_j de la nivelul modelului sistemului cascadă sunt implementate la nivelul dispozitivului electronic astfel: fiecare modul este compus dintr-un registru de deplasare **3** și o poartă logică **4** de tip SAU. Pentru fiecare element e_j din mulțimea A va exista un modul M_j , al cărui registru de deplasare **3** va avea un număr de e_j celule de întârziere. Numărul total de regiștri de deplasare **3** și de porți SAU **4** este egal cu numărul de elemente ale mulțimii A; 43 45 47

RO 128327 B1

1 - nodul de test al sistemului cascadă, T, verifică dacă la un moment de timp dat t_{test} ,
starea ieșirii ultimului modul de procesare, M_n , este în „1” logic. Pentru a verifica dacă există
3 o sub-multime a mulțimii A având proprietatea că suma elementelor este egală cu sum, este
suficient să se seteze timpul $t_{test} = sum \times T_{clock}$. Nodul de test este implementat la nivelul
5 dispozitivului electronic (figură) astfel:

- valoarea sum este introdusă sub formă binară la nivelul intrărilor binare **14**;

7 - un bloc comparator **15** generează valoarea „1” atunci când ieșirea numărătorului este
egală cu sum. Semnalul generat, SEMNAL STOP **13** comandă poarta SI **9** care va bloca calea
9 semnalului de tact, ieșirea acesteia rămânând pe „0” până la apăsarea butonului
START/RESTART **11**. Acest lucru are ca efect blocarea numărătorului **1** și a regiștrilor de
11 deplasare **3**;

- grație blocării numărătorului și a regiștrilor la un moment de timp egal cu sum perioade
13 de tact, este posibilă citirea ieșirii modulelor M_j prin simpla afișare a stării logice a acestora.
Afișarea ieșirii modulelor poate fi realizată folosind LED-urile **5** și **6**. Interpretarea ieșirilor
15 dispozitivului se face astfel:

- ieșirile LED-urilor **5** și **6** se citesc numai în momentul în care LED-ul **7** CALCUL
17 TERMINAT este aprins - ceea ce indică faptul că SEMNAL STOP **3** este „1” logic și că tactul
este blocat. Acest lucru indică faptul că s-au generat deja toate cele sum perioade de tact
19 necesare calculului;

- dacă și numai dacă LED-ul final **5**, indicând starea ieșirii ultimului modul M_j ,
21 este aprins, atunci sum poate fi calculată ca o sumă parțială a elementelor mulțimii A, iar
problema de decizie „subset-sum” este astfel rezolvată.

23 Complexitatea în timp a dispozitivului electronic propus este egală cu o constantă u
înmulțită cu valoarea sum dată, deci este liniară în raport cu sum. Constanta u este egală cu
25 perioada semnalului de tact al sistemului T_{tact} ce poate avea valori tipice de ordinul a 10^{-9} s
pentru sistemele hardware actuale.

27 Complexitatea spațială a dispozitivului electronic este dată în principal de două mărimi:

- cea mai importantă mărime a complexității este numărul total de celule de întârziere
29 din sistemul cascadă, N_c , care este egal cu suma elementelor mulțimii A date. Aceste celule
sunt grupate la nivelul regiștrilor de deplasare **3**, câte un registru pentru fiecare element din
31 mulțimea A. Această mărime este, de asemenea, rezultatul unei combinații liniare. Prin urmare,
complexitatea spațială este, de asemenea, liniară în raport cu N_c . Numărul total de celule de
33 întârziere din componența regiștrilor de deplasare reprezintă principala componență a
complexității dispozitivului. Acest lucru este echivalent cu utilizarea unei memorii având o
35 capacitate în biți egală cu N_c (unde N_c este egal cu suma elementelor mulțimii date).

- o a doua mărime semnificativă este valoarea b, care influențează dimensionarea
37 numărătorului binar **1** și a comparatorului **15**, care trebuie să aibă ieșirea/intrarea pe b biți.
Comparatorul **15** poate fi implementat folosind un număr de porți logice egal cu b + 1.

RO 128327 B1

Revendicare

1

Dispozitiv electronic pentru rezolvarea problemei NP-complete "subset-sum" care
implementează un sistem cascadă bazat pe semnale electrice binare, care lucrează în timp
discret și care are o structură liniară formată dintr-un nod sursă (**S**) ca nod de intrare, o serie
de module (**M_j**) înseriate între ele, egale ca număr cu numărul elementelor mulțimii date, un nod
de ieșire, alcătuit dintr-un indicator (**5**) optic cu LED, care este aprins dacă problema are soluție
și stins dacă problema nu are soluție, citirea având loc atunci când calculul sumei verificate e
terminat, și un nod de test (**T**) de calcul al sumei terminat, **caracterizat prin aceea că:**

- nodul sursă (**S**) este implementat utilizând un bistabil (**2**) tip D care are ieșirea
inversoare în stare logică 1, pe durata primului semnal de tact, și în stare logică 0, în rest,
modulele (**M_j**) sunt implementate cu niște regiștri (**3**) de deplasare, fiecare registru având
numărul de celule egal cu valoarea numerică a fiecărui număr din mulțimea dată, fiecare modul
(**M_j**) având câte un circuit SAU (**4**) a cărui ieșire este conectată la modulul (**M_j + 1**) următor,
schimbarea stării regiștrilor (**3**) de deplasare efectuându-se pe fronturile crescătoare ale
semnalelor de tact;

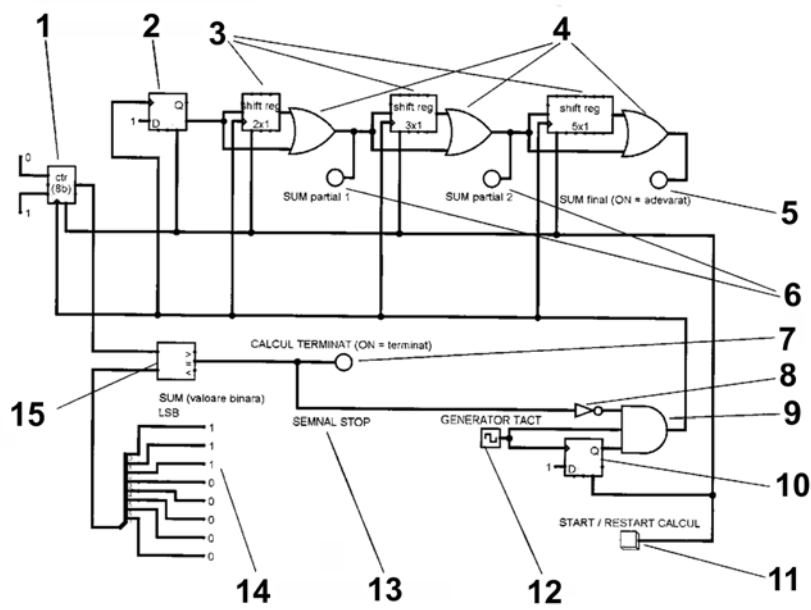
- nodul de test (**T**) este implementat cu ajutorul unui comparator (**15**) de numere binare
și al unui numărător (**1**) binar care se incrementează la fiecare tact, până la terminarea
calculului sumei verificate; **și prin aceea că** mai dispune de o intrare binară (**14**) pentru
valoarea sumei, un buton (**11**) de pornire și repornire a calculului sumei, un indicator (**7**) optic
cu LED care indică terminarea calculului, și alte indicatoare (**6**) optice cu LED care indică dacă
suma respectivă poate fi calculată ca sumă parțială a elementelor unei submulțimi a mulțimii
de numere date.

(51) Int.Cl.

G06F 17/10 (2006.01);

G06Q 10/00 (2006.01);

G11C 19/00 (2006.01)



Editare și tehnoredactare computerizată - OSIM
 Tipărit la: Oficiul de Stat pentru Invenții și Mărci
 sub comanda nr. 469/2018