



(11) RO 128241 A2

(51) Int.Cl.

G06Q 20/00 (2006.01),  
G06Q 90/00 (2006.01),  
G06F 17/00 (2006.01)

(12)

## CERERE DE BREVET DE INVENTIE

(21) Nr. cerere: **a 2011 00828**

(22) Data de depozit: **23.08.2011**

(41) Data publicării cererii:  
**29.03.2013** BOPI nr. **3/2013**

(71) Solicitant:  
• UNIVERSITATEA "BABEŞ-BOLYAI" DIN  
CLUJ-NAPOCA,  
STR.MIHAIL KOGĂLNICEANU NR.1,  
CLUJ-NAPOCA, CJ, RO

(72) Inventatori:  
• DUMITRU DUMITRESCU, STR. DONAT  
NR. 109, AP. 36, CLUJ-NAPOCA, CJ, RO;  
• BARTHA ATTILA, STR. TINERETULUI  
NR. 9/13, ODORHEIU SECUIESC, HR, RO;  
• CREMENE MARCEL, STR. ZORILOR  
NR. 36, CLUJ NAPOCA, CJ, RO

### (54) PROCEDEU PENTRU REZOLVAREA PROBLEMEI NP-COMPLETE "SUBSET-SUM"

#### (57) Rezumat:

Invenția se referă la un procedeu ce permite rezolvarea unei probleme "subset-sum", din domeniul teoriei complexității computaționale, nerezolvabilă în timp polinomial determinist, cu aplicații în criptografie și optimizare. Procedeul conform inventiei folosește un ansamblu numit sistem cascadă, bazat pe semnale electrice binare, discret în timp și sincron, format dintr-un nod sursă S (1), o serie de module M<sub>j</sub> (2), ce conțin celule (5) de întârziere și porți logice (6) de tip SAU, și un nod de test T (3), sursa S (1) generează un impuls treaptă, ce se transmite la intrarea lanțului de module M<sub>j</sub> (2) de prelucrare a semnalelor de la intrarea acestora, în vederea calculului sumelor parțiale, modulele M<sub>j</sub> (2) ale sistemului corespund numerelor din mulțimea de numere dată, fiecare extinzând rezultatul parțial de la intrarea sa, prin adăugarea soluțiilor parțiale corespunzătoare numărului reprezentat de către modulul respectiv, iar nodul de test T(3) este amplasat la ieșirea sistemului, având rol de a verifica dacă soluția căutată

se află printre soluțiile generate de sistem, adică dacă starea logică la ieșirea ultimului modul M<sub>j</sub> este "1" logic la un moment de timp discret egal cu suma "sum" ce se dorește a fi verificată.

Revendicări: 4

Figuri: 2

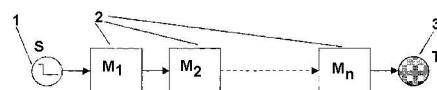
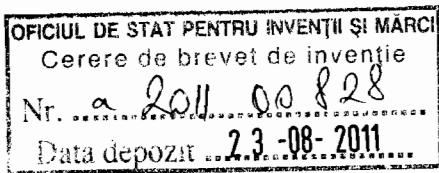


Fig. 1

Cu începere de la data publicării cererii de brevet, cererea asigură, în mod provizoriu, solicitantului, protecția conferită potrivit dispozitivelor art.32 din Legea nr.64/1991, cu excepția cazurilor în care cererea de brevet de inventie a fost respinsă, retrasă sau considerată ca fiind retrasă. Întinderea protecției conferite de cererea de brevet de inventie este determinată de revendicările conținute în cererea publicată în conformitate cu art.23 alin.(1) - (3).



RO 128241 A2



16

## Procedeu pentru rezolvarea problemei NP complete „subset-sum”

Invenția se referă la un procedeu ce permite rezolvarea problemei „subset-sum”. În informatică, problema „subset-sum” este o problemă clasica importantă în domeniul *teoriei complexității computaționale* cu aplicații în *criptografie și optimizare*.

Problema se definește astfel: dându-se o multime de numere întregi pozitive și un număr *sum* se cere să se verifice dacă există o submultime nevidă a acestei multimi astfel încât suma elementelor acesteia să fie egală cu numărul *sum*.

Problema „subset-sum” este NP-completă (nerezolvabilă în timp polinomial determinist). Multe probleme NP-complete de optimizare combinatorială pot fi reduse la această problemă. Se cunosc scheme criptografice bazate pe „subset-sum”. Existența unui procedeu rapid de rezolvare a problemei poate fi utilizată în decriptarea mesajelor care folosesc scheme criptografice de acest tip. Procedeul propus poate fi generalizat și utilizat în rezolvarea unor probleme dificile (NP-complete) de optimizare combinatorială și de criptografie.

Problemele practice de optimizare la care poate fi aplicata inventia sunt de tip „bin packing”. Procedeul propus are aplicabilitate în soluționarea problemelor de alocare eficientă de resurse cum ar fi: decuparea materialelor cu pierderi minime, împachetarea unor obiecte într-un container, alocarea optimă a timpilor de execuție a unor procese, utilizarea optimă a spațiilor de transport sau depozitare și altele.

În scopul găsirii rapide a unor soluții la probleme NP-complete în general nu se cunoaște nici o modalitate eficientă de rezolvare. Timpul necesar pentru a rezolva acest tip de probleme folosind algoritmi cunoscuți crește foarte repede atunci când dimensiunea problemei crește. Versiuni moderat de mari ale unora dintre problemele NP-complete necesită timpi de calcul de ordinul a miliarde de ani, folosind puterea de calcul disponibila astăzi. Ca o consecință, a determina dacă este sau nu posibil să rezolvăm aceste probleme mai repede, adică a rezolva problema P (polinomial) versus NP (non-polinomial), este una dintre principalele *probleme nerezolvate* în știința calculatoarelor de azi.



23-08-2011

15

În scopul rezolvării problemei „subset-sum”, metoda clasică este reprezentată de un algoritm de programare dinamica specific. Acest algoritm rulează în timp pseudo-polynomial și foloseste o cantitate de memorie proporțională cu  $N$  înmulțit cu valoarea  $sum$ , unde  $N$  este cardinalul multimii numerelor din problemă. Aceasta metodă însă se bazează pe o implementare software. Este dificil de paralelizat și de implementat hardware. Acest algoritm este descris în lucrări cum sunt: Cormen, Thomas H.; Leiserson, Charles E., Rivest, Ronald L., Stein, Clifford (1990), *The subset-sum problem. Introduction to Algorithms*, MIT Press and McGraw-Hill, și Michael R. Garey, David S. Johnson (1979), *Computers and Intractability: A Guide to the Theory of NP-Completeness*.

În același scop, al rezolvării problemei „subset-sum”, se mai cunoaște o metodă bazată pe sisteme de tip "Spiking Neural P Systems". Astfel de sisteme rezolvă problemă subset-sum prin procesare paralelă, ceea ce conduce la un timp de rezolvare acceptabil. Dezavantajul acestei metode constă în faptul că numărul de componente necesare crește exponential cu cardinalul multimii numerelor din problema și deci prezintă o complexitate spatială exponentială. Aceasta abordare este tratată în lucrarea: A. Leporati, M. A. Gutiérrez-Naranjo, *Solving SUBSET SUM by Spiking Neural P Systems with Pre-computed Resources*, în Fundamenta Informaticae, Vol. 87 Issue 1, pp. 61-77, (2008).

În același scop, mai este cunoscută de asemenea o metodă bazată pe abordarea numită "Optical Computing". În această abordare solutia problemei „subset-sum” este găsită cu ajutorul unui sistem optic prin care se propaga impulsuri luminoase. Aceasta abordare este caracterizată printr-un timp de rezolvare redus. Complexitatea spatială este proporțională cu cardinalul numerelor din problema subset-sum. Folosirea acestei metode în practică prezintă însă limitări importante datorate costurilor de implementare a sistemelor optice, scăderii exponentiale a amplitudinii impulsurilor luminoase de-a lungul sistemelor optice prin care se propaga acestea, dificultăților tehnice care apar în detectarea și separarea impulsurilor luminoase foarte scurte și apropiate în timp. Această metodă este prezentată în lucrarea: M. Oltean, O. Muntean, *Solving the subset-sum problem with a light-based device*, Natural Computing, vol.8 no.2, pp.321-331, (2009).

Problema tehnică pe care o rezolvă inventia este găsirea unei soluții eficiente pentru problema NP-completa „subset-sum” care să satisfacă următoarele cerinte:



- sa aibă timp de calcul și complexitate reduse, adecvata la situații în care timpul și complexitatea spațială sunt limitate;
- sa fie usor paralelizabilă;
- sa fie facil implementabilă hardware;
- sa aibă costuri de implementare reduse.

Procedeul de rezolvare a problemei NP complete „subset-sum”, conform inventiei, rezolvă problema „subset-sum” prin utilizarea unui ansamblu numit *sistem cascadă*, ilustrat în figura 1. Acest sistem este discret în timp și sincron, bazat pe semnale electrice binare. Este format dintr-o sursă de semnal S (1), un nod terminal T (3) și mai multe module (2), ilustrate în figura 2. Modulele (2) contin la rândul lor celule de întârziere (5) și porti logice de tip SAU (6).

Procedeul de rezolvare a problemei NP complete „subset-sum” se bazează pe sistemul cascadă descris în figura 1 și constă în: generarea unui impuls treaptă la nodul sursă S (1), impuls ce se transmite la intrarea lantului de module (2). Acest lant de module este format dintr-un număr de  $n$  module  $M_j$  (2), ce au rolul procesării semnalelor de la intrarea acestora în vederea calculului sumelor partiale.

Modulele sistemului corespund numerelor din multimea de date. Fiecare modul extinde rezultatul parțial de la intrarea sa prin adăugarea soluțiilor parțiale corespunzătoare numărului reprezentat de către modulul respectiv. Modulele contin la rândul lor lanturi de celule de memorie (5) și porti logice de tip SAU (6).

De la ieșirea fiecărui modul spre modulul următor se propagă semnale binare. Sistemul este discret în timp și sincron: fiecare nod își schimbă starea în mod sincron la momente de timp determinate.

Un nod de test T (3) este amplasat la ieșirea sistemului având rolul de a verifica dacă soluția căutată se află printre soluțiile generate de sistem. Pentru aceasta, se verifică dacă starea logică a semnalului la ieșirea sistemului este „1” logic la momentul temporal discret egal cu  $sum$ , adică după un timp egal cu  $sum$  perioade de tact ale sistemului discret. Dacă se verifică condiția înseamnă că valoarea  $sum$  poate fi calculată ca o sumă a unui subset de elemente al multimii de numere date, deci problema este rezolvată.



Se dă în continuare un exemplu de realizare a inventiei, în legătură cu figurile 1 și 2 care reprezintă:

- Figura 1 – Arhitectura sistemului cascada ce implementează procedeul propus;
- Figura 2 – Structura internă a unui modul  $M_j$  din arhitectura sistemului cascada.

Atât în figura 1 cat și în figura 2 liniile și săgetile semnifică conexiuni iar sensul săgetilor indică sensul propagării semnalelor binare.

In figura 1 este descris un sistem cascada care reprezintă o modalitate de realizare a inventiei. Sa presupunem că multimea de numere întregi pozitive dată este  $A = \{e_1, e_2, \dots, e_n\}$ . Sistemul cascădă are o structură liniară și este bazat pe prelucrări succesive de semnal. Sistemul este unul binar, lucrând în timp discret, pe baza unui semnal de tact. În starea initială toate nivelele de semnal din sistem sunt în starea „0” logic.

Sistemul cascădă (fig. 1) este compus din următoarele elemente:

- Un nod sursă  $S$  (1) ce reprezintă o sursă binară ce generează un semnal treapta (iesirea nodului este în starea logica „1” pe durata primul impuls de tact și „0” în rest).
- Un număr de  $n$  module  $M_j$  (2) ce au rolul procesării semnalelor de la intrarea acestora în vederea calculului sumelor parțiale.
- Pentru fiecare element  $e_j$  din multimea  $A$  va exista un modul  $M_j$ . Prin urmare, numărul total  $n$  de module este egal cu numărul de elemente ale multimii  $A$ . Structura internă a unui nod de tip  $M_j$  este descrisă în figura 2 și va fi detaliată mai jos.
- Nodul de test  $T$  (3) are rolul de a verifica soluțiile problemei. Acest nod verifică dacă la un moment de timp dat  $t_{test}$  starea iesirii ultimului bloc de procesare,  $M_n$ , este în „1” logic. Pentru a verifica dacă există o sub-multime a multimii  $A$  având proprietatea că suma elementelor este egală cu  $sum$  este suficient să se seteze timpul  $t_{test} = sum$ .

Fiecare modul  $M_j$ , descris în figura 2, are o intrare (4) respectiv o iesire (7) și este compus din următoarele elemente:

- Un lant de celule de întârziere  $a_1 \dots a_k$  (5) ce formează o linie de întârziere a semnalului cu  $k$  tacti. Un nod  $a_i$  întârzie semnalul de la intrarea sa cu un tact: iesirea nodului  $a_i$  este egală cu intrarea nodului  $a_i$  la momentul de timp anterior. Pentru fiecare modul  $M_j$  va exista un număr de  $k$  noduri  $a_i$ ,  $k = e_j$  din multimea  $A$ .
- O poartă logică de tip SAU (6).



Funcționarea sistemului cascădă se explică astfel: dacă la momentul  $t$  intrarea unui modul  $M_i$  se află în starea "1", datorită funcției SAU (6) iesirea va fi, de asemenea, în starea "1" la momentul  $t$  dar și la momentul  $t+k$ , unde  $k$  este numărul de celule de întârziere care este în acest caz egal cu  $e_i$  adică elementul  $i$  din multimea  $A$ . Acest lucru se explică prin faptul că valoarea „1” de la intrare ajunge la poarta SAU întârziata cu  $k$  tacți.

În cazul în care două module  $M_i$  și  $M_{i+1}$  sunt concatenate, un semnal „1” prezent la momentul  $t$  la intrarea modulului  $M_i$  apare la iesirea lui  $M_{i+1}$ : la același moment  $t$ , la momentul  $t+e_i$ , la momentul  $t+e_{i+1}$  și la momentul  $t+e_i+e_{i+1}$ . Prin inducție, se demonstrează că momentele de timp la care apare un semnal de „1” la iesirea unui lanț de module  $M_i$  sunt date de toate sumele parțiale ale elementelor multimii  $A$ .

Complexitatea în timp a metodei propuse este egală cu o constantă  $u$  înmulțită cu valoarea  $sum$  dată, deci este liniară în raport cu  $sum$ . Constanta  $u$  este egală cu perioada semnalului de tact al sistemului discret. Aceasta are valori tipice în jur de  $10^{-9}$  secunde pentru sistemele hardware actuale.

Complexitatea spațială este dată de numărul total de celule de întârziere din sistemul cascădă și este egală cu suma elementelor multimii  $A$  date. Aceasta mărime este de asemenea rezultatul unei combinări liniare. Prin urmare, complexitatea spațială este de asemenea liniară în raport cu suma elementelor multumii  $A$ .

Prin utilizarea procedeului propus pentru rezolvarea problemei NP complete „subset-sum” se obțin următoarele avantaje:

- implementare hardware simplă, spre deosebire de majoritatea algoritmilor existenți, care au fost concepuți pentru implementări software,
- viteza de lucru ridicată conferită de paralelismul intrinsec,
- permite rezolvarea într-o singură rulare a tuturor problemelor „subset-sum” pentru valori  $sum$  mai mici sau egale cu o valoare data,
- complexitate în timp liniară în raport cu  $sum$ ,
- complexitate spațială liniară în raport cu suma elementelor multimii date,
- costuri și complexitate de implementare hardware reduse.



L. Lăzăre

## REVENDICĂRI

1. Procedeu pentru rezolvarea problemei NP-complete „subset-sum” **caracterizat prin aceea că** folosette un ansamblu numit sistem cascada, bazat pe semnale electrice binare, discret in timp si sincron, format din: un nod sursa S (1), o serie de module  $M_j$  (2) ce contin celule de întârziere (5) si porti logice de tip SAU (6), si un nod de test T (3).
2. Procedeu, conform revendicării 1 si 2, **caracterizat prin aceea că** sursa S (1) generează un impuls treapta ce se transmite la intrarea lantului de module  $M_j$  (2) de prelucrare a semnalelor de la intrarea acestora in vederea calculului sumelor partiale.
3. Procedeu, conform revendicării 1, 2 si 3, **caracterizat prin aceea că** modulele  $M_j$  (2) ale sistemului corespund numerelor din multimea de numere data, fiecare extinzând rezultatul partial de la intrarea sa prin adăugarea solutiilor partiale corespunzătoare numărului reprezentat de către modulul respectiv.
4. Procedeu, conform revendicării 1, 2, 3 si 4 **caracterizat prin aceea că** un nod de test T (3) este amplasat la iesirea sistemului, având rolul de a verifica daca solutia căutata se afla printre solutiile generate de sistem, adică daca starea logica la iesirea ultimului modul  $M_j$  este „1” logic la un moment de timp discret egal cu suma *sum* ce se doreste a fi verificata.



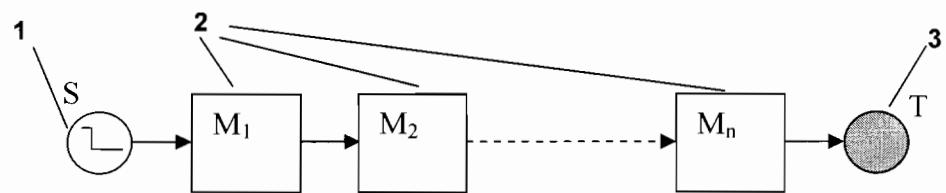


Figura 1

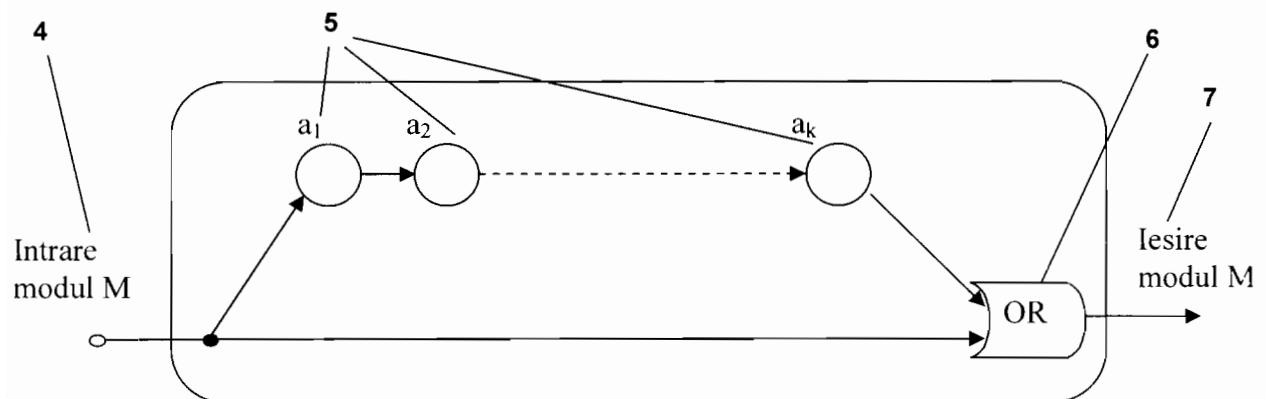


Figura 2



fata