



(12) CERERE DE BREVET DE INVENȚIE

(21) Nr. cerere: a 2014 00649

(22) Data de depozit: 27/08/2014

(41) Data publicării cererii:
30/03/2016 BOPI nr. 3/2016

(71) Solicitant:
• TOTOR NICUȘOR, STR. ARINULUI NR. 5,
DUMBRĂVIȚA, TM, RO

(72) Inventatori:
• TOTOR NICUȘOR, STR. ARINULUI NR. 5,
DUMBRĂVIȚA, TM, RO

(54) SISTEM DE TESTARE AUTOMATĂ NUMERICĂ PENTRU
INTEGRATOARE DISCRETE MULTIPLE

(57) Rezumat:

Invenția se referă la un sistem de testare automată numerică, pentru integratoare discrete multiple. Sistemul conform invenției prezintă o cale directă, formată dintr-un comparator (1) centrat în timp ca fiind diferența dintre pasul următor și pasul trecut, un element (2) de întârziere în timp egal cu constanta de timp a unui integrator (3) discret multiplu, ce are factorul k variabil în funcție de numărul de operații de integrare, o cale inversă, formată dintr-un element de întârziere (4) și un element (5) proporțional, parametrizabil cu același factor k necesar readucerii semnalului la nivelul intrării.

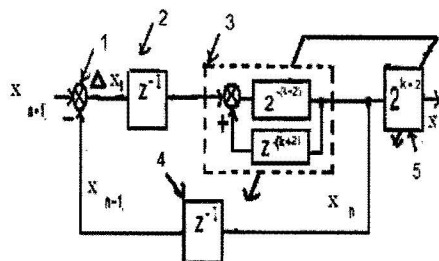
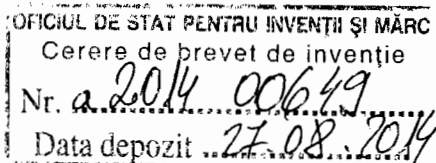


Fig. 1

Revendicări: 1
Figuri: 2





Descrierea invenției

Sistemul de testare automată numerică pentru integratoare discrete multiple este conform invenției un sistem de reglare în timp real destinat verificării operației de integrare numerice simple, duble sau triple implementate de circuitele integrate digitale care prin prelucrarea automată pe un singur bit a datelor are proprietatea că urmărește variațiile în timp discret ale amplitudinii semnalelor digitale de la intrare, funcționează în trei pași și are structura căii directe formată dintr-un comparator centrat în timp ca diferența dintre pasul următor și pasul trecut (1), un element de întârziere (z^{-1}) în timp egal cu constanta de timp a integratorului (2), un integrator discret multiplu având parametrul k variabil funcție de numărul de operații de integrare (3) (unde $k=0, 1, 2$); respectiv pe calea inversă tot un element de întârziere (z^{-1}) (4), iar la ieșire un element proporțional parametrizabil cu același factor k necesar readucerii semnalului la nivelul intrării (5) (vezi fig.1).

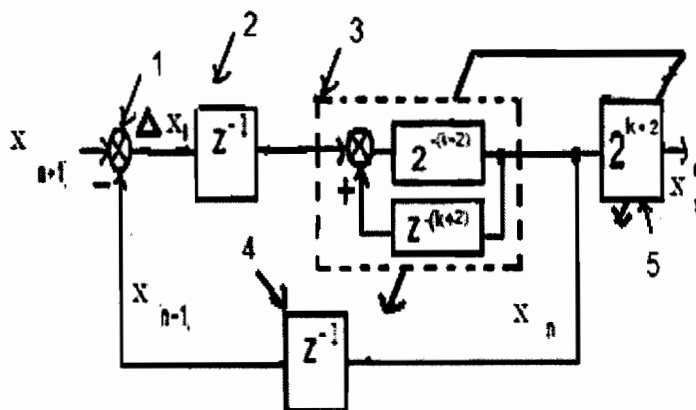


Fig.1

Invenția constă de fapt dintr-o abordare sistemică a echipamentului de testare automată numerică a integratoarelor discrete multiple (simple, duble sau triple) care are pe calea directă o întârziere egală cu o perioadă de timp egală cu constanta de timp a integratorului urmat de integrator , respectiv pe calea inversă o altă întârziere cu aceeași perioadă pentru a obține eroarea de test centrată în timp real $\Delta X = X_{n+1} - X_{n-1}$ și care este destinat să verifice eficacitatea de urmărire la ieșire a referinței treaptă , rampă sau parabolă unitară de la intrare .

Se cunoaște o invenție americană nr. 5.313.469 denumită " Integrator discret autotestabil " comandat cu trei circuite combinaționale fiecare în buclă de reacție după stare . Integratorul este folosit la operația de decimare din modulatoarelor sigma-delta discrete cu dublă integrare , iar autotestabilitatea circuitului electronic discret presupune generarea semnalului de test și evaluarea răspunsului acestuia .

Rolul oricărui integrator discret este de a elimina diferența dintre intrarea în sistem și ieșirea din sistem pe o perioada de integrare sau maximum două ; în timpul testului răspunsul generat de sistemul de test este comparat cu răspunsul din cazul presupunerii funcționării corecte . Dezavantajul invenției cunoscute este utilizarea exclusivă a trei unități aritmetice și logice cablate , respectiv trei circuite de comparație în loc de o singură unitate aritmetică și logică automată , respectiv un circuit de comparație cu care se implementează conform invenției sistemul de testare numerică .

Scopul invenției este realizarea pe calculator a unui sistem de testare automată care să elimine dezavantajul invenției cunoscute prin utilizarea unei singure unități de test și care să ofere conform invenției un procedeu unitar de testare a funcționării corecte a integratoarelor discrete multiple , respectiv determinarea clasei de precizie a circuitului integrat testat . Precizia scade o dată cu creșterea parametrului k .

Răspunsul sistemului de testare

Se asociază conform invenției tipul integratorului discret simplu , dublu sau triplu cu tipul de variație a semnalului de referință : treaptă , rampă sau parabolă unitară . Atunci funcția de transfer a procesului de integrare simplă (k = 0) și a sistemului este :

$$H_{pr} (z^{-1}) = \frac{1}{2^2 - z^{-2}} \quad (1)$$

$$H_{sist} (z^{-1}) = \frac{z^{-1}}{2^2} \quad (2)$$

Răspunsul sistemului pentru un semnal de intrare treaptă unitară este :

$$X'_{[n]} = 2^2 \cdot H_{sist} (z^{-1}) \cdot \frac{z}{z-1} = \frac{1}{z-1} = z^{-1} + z^{-2} + z^{-3} + \dots + z^{-n} \dots \quad (3)$$

Funcția de transfer a procesului de integrare dublă ($k=1$) și a sistemului este :

$$H_{pr}(z^{-1}) = \frac{1}{2^3 - z^{-3}} \quad (4)$$

$$H_{sist}(z^{-1}) = \frac{z^{-1}}{2^3 - z^{-3} + z^{-2}} \quad (5)$$

Răspunsul sistemului pentru un semnal de intrare rampă unitară este :

$$X'[n] = 2^3 \cdot H_{sist}(z^{-1}) \cdot \frac{z}{(z-1)^2} = z^{-2} + 2z^{-3} + 2^2 z^{-4} + \dots + 2^{n-2} z^{-n} \dots \quad (6)$$

Funcția de transfer a procesului de integrare triplă ($k=2$) și a sistemului este :

$$H_{pr}(z^{-1}) = \frac{1}{2^4 - z^{-4}} \quad (7)$$

$$H_{sist}(z^{-1}) = \frac{z^{-1}}{2^4 - z^{-4} + z^{-2}} \quad (8)$$

Răspunsul pentru un semnal de intrare parabolă unitară este :

$$X'[n] = 2^4 \cdot H_{sist}(z^{-1}) \cdot \frac{z(z+1)}{(z-1)^3} = z^{-2} + 2^2 z^{-3} + 2^3 z^{-4} + \dots + 2^{n-1} z^{-n} \dots \quad (9)$$

Prin construirea modelului de exemplu cu blocuri Simulink a sistemului din fig.1 și rularea acestuia cu programul Matlab se obțin grafic erorile de test ΔX din fig. 2

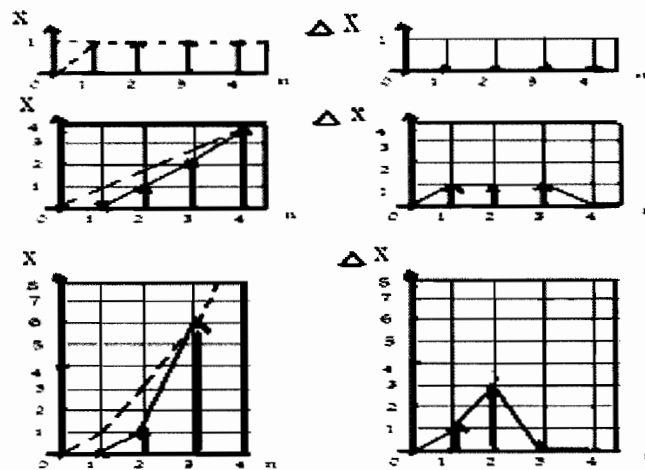
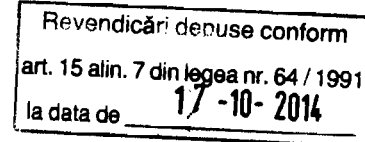


Fig. 2.

REVENDICARE



1. Sistem de testare automată numerică pentru integratoare discrete multiple **caracterizat prin aceea că** are structura căii directe formată dintr-un comparator centrat în timp ca diferența dintre pasul următor și pasul trecut (1), un element de întârziere (z^{-1}) în timp egal cu constanta de timp a integratorului (2), un integrator discret multiplu având parametrul k variabil funcție de numărul de operații de integrare (3) (unde $k=0, 1, 2$); respectiv pe calea inversă tot un element de întârziere (z^{-1}) (4), iar la ieșire un element proporțional parametrizabil cu același factor k necesar readucerii semnalului la nivelul intrării (5).

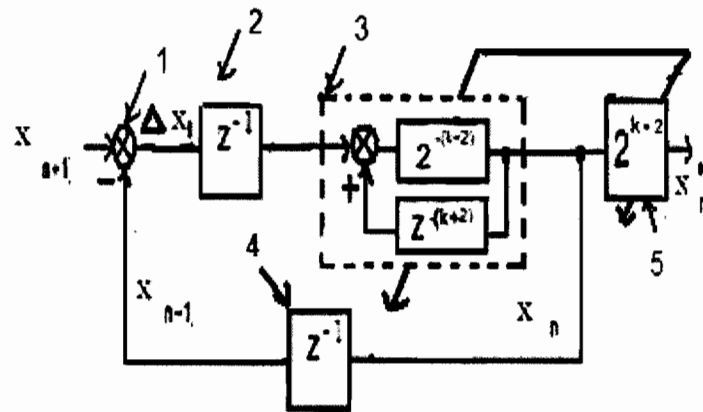


Fig.1

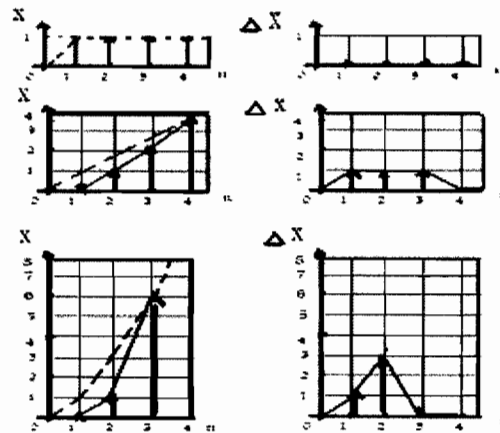


Fig.2